

Arm Cortex-M0 32-bit MCU, 80 MHz/65.36 DMIPS, up to 64 KB Flash, 8KB SRAM, 6 timers, ADC, CMP, OPAMP & comm. Interface, 1.8 - 5.5V

Datasheet – production data

功能特性

- **內核**
 - ARM® 32-bit Cortex®-M0 MCU
 - 頻率最高 80MHz
 - 系統效能評分 65.36 DMIPS @80MHz (Dhrystone 2.1 零等待週期)
- **存儲單元**
 - 64K bytes Flash
 - 8K bytes SRAM
- **電源與復位管理**
 - 數位與 I/O 電源: $V_{DDH}=1.8 \sim 5.5V$
 - 類比電源: $V_{DDA}=2.4 \sim 5.5V$
 - 電源復位 POR/PDR/BOR、低電壓偵測 LVD
 - 低功耗模式: SLEEP、STOP0、STOP1、STANDBY 與 SHUTDOWN
- **時鐘源管理**
 - 外部 4 ~ 32MHz 晶體振盪器
 - 內部 16MHz RC 振盪器
 - 內部 32KHz RC 振盪器
 - PLL 鎖項迴路電路, 最高倍頻至 80MHz, 支援分數頻設定
- **I/O資源**
 - 多達 43 個通用 I/O
 - 支持外部中斷事件
 - 8 個 I/O, 支持低功耗外部喚醒事件
- **定時器**
 - 1 個 16 位增強型定時器: 4 個輸入捕獲/6 個輸出比較, 4 組 PWM 互補輸出, 支援剎車功能
 - 2 個 32 位通用定時器: 2 個輸入捕獲/輸出比較, 2 組 PWM 輸出(其中 1 組 PWM 互補輸出)
 - 2 個 16 位通用定時器: 4 個輸入捕獲/輸出比較, 4 組 PWM 輸出(其中 3 組 PWM 互補輸出)
 - 1 個 16 位基本定時器
- **通信介面**
 - 1 個 I2C: 多主機模式、SMBus
 - 2 個 SPI
 - 2 個 UART: 支持自動波特率檢測、RS-485 與硬體自動流量控制
- **運算加速單元**
 - 1 個 CRC: 8/16/32 位檢查碼, 支持可配置生成多項式
 - 1 個 CALC: 32 位除法與平方根運算
- **直接存儲存取控制器DMA**
 - 6 個 DMA 傳輸通道
 - 通道各自擁有獨立的控制緩存區, 提升傳輸速率
 - 支援外設傳輸需求, 包含 SPI、I2C、UART、定時器和 ADC
 - 支援外設到內存之間 (P2M/M2P) 或者內存到內存之間 (M2M) 資料傳輸
- **類比控制單元**
 - 1 個 12 位 ADC: 2MSPS, 共 20 個通道, 最多 16 個外部輸入
 - 1 個模擬比較器 CMP
 - 1 個運算放大器 OPAMP: 可配置差分/單端 PGA, 支持 x1 ~ x64 倍率
 - 1 個 VRES, 5 bits 電阻分壓
- **系統外設**
 - SWD 協議調試接口
 - 看門狗計時器: IWDG 和 WWDG
 - 系統節拍下數計時器
- **封裝型態**
 - LQFP48 (7x7mm)
 - LQFP32 (7x7mm)

產品系列代碼	產品代碼
PT2E01	PT2E01-Q6LC PT2E01-K6LC

目錄

1	簡介	6
2	晶片描述	7
3	功能概述	9
3.1	MCU 內核	9
3.1.1	ARM Cortex-M0	9
3.1.2	NVIC	9
3.1.3	系統定時器	9
3.1.4	記憶體	9
3.1.5	靜態隨機存取記憶體 (SRAM)	9
3.1.6	快閃記憶體 (FLASH)	10
3.1.7	快閃記憶體操作解鎖	10
3.1.8	記憶體保護	10
3.1.9	啟動方式	10
3.2	電源管理	10
3.2.1	電源監視	10
3.2.2	穩壓器	11
3.2.3	低功耗模式	11
3.3	時鐘管理	11
3.4	看門狗定時器 (IWDT/ WWDT)	11
3.5	通用 IO 埠 (GPIO)	11
3.6	外部中斷/事件控制器 (EXTI)	12
3.7	迴圈冗餘校驗 (CRC)	12
3.8	運算加速器 (CALC)	12
3.9	定時器	12
3.9.1	增強型定時器 16 位 6 通道 (E16C6T1)	13
3.9.2	通用定時器 32 位 2 通道 (G32C2Tn, n=1~2)	13
3.9.3	通用定時器 16 位 4 通道 (G16C4Tn, n=1~2)	14
3.9.4	基本定時器 16 位 (B16T1)	14
3.10	通用非同步收發器 (UART)	15
3.11	內部集成電路總線 (I2C)	15
3.12	串列外設介面 (SPI)	15
3.13	類比	16
3.13.1	內部分壓電阻 (VRES)	16
3.13.2	模擬比較器 (CMP)	16
3.13.3	模數轉換器 (ADC)	16
3.13.4	運算放大器 (OPAMP)	17
4	引腳說明	18
4.1	LQFP32 引腳圖	18
4.2	LQFP48 引腳圖	19
4.3	引腳定義	20
4.4	引腳定義說明	27
4.5	引腳復用功能	29
5	電氣特性	33
5.1	參數條件	33
5.1.1	最小值、最大值與典型值	33
5.1.2	晶片電源	33
5.1.3	電流測量	34
5.2	晶片極限參數	35

5.2.1	極限電壓參數.....	35
5.2.2	極限電流參數.....	35
5.2.3	熱參數.....	35
5.3	運行條件.....	36
5.3.1	一般運行條件.....	36
5.3.2	上電及掉電特性參數.....	36
5.3.3	復位及電源管理模塊特性參數.....	36
5.3.4	電流特性.....	38
5.3.5	低功耗模式轉換特性參數.....	40
5.3.6	外部時鐘源特性參數.....	41
5.3.7	內部時鐘源特性參數.....	42
5.3.8	小數分頻鎖相環 PLL 特性參數.....	42
5.3.9	Flash 存儲器特性參數.....	43
5.3.10	EMC 電磁兼容性.....	44
5.3.11	靜電防護能力測試.....	44
5.3.12	I/O 端口特性參數.....	45
5.3.13	NRST 特性參數.....	49
5.3.14	定時器特性參數.....	49
5.3.15	通信特性參數.....	50
5.3.16	模擬數位轉換器 ADC 特性參數.....	53
5.3.17	模擬比較器 CMP 特性參數.....	54
5.3.18	運算放大器 OPAMP 特性參數.....	55
5.3.19	溫度傳感器特性參數.....	56
5.3.20	內部電壓源特性參數.....	56
6	封裝資訊.....	57
6.1	LQFP32-7x7mm 封裝.....	57
6.2	LQFP48-7x7mm 封裝.....	58
7	晶片編碼資訊.....	59
8	文件版本紀錄.....	60

表格目錄

表 1. PT2E01 資源配置清單	7
表 2. 各類定時器功能比較表	12
表 3. UART1/2 具體功能配置	15
表 4. 引腳定義	20
表 5. 引腳定義說明	27
表 6. 通用 IO PA 復用功能	29
表 7. 通用 IO PB 復用功能	30
表 8. 通用 IO PC 復用功能	31
表 9. 通用 IO PD 復用功能	32
表 10. 極限電壓參數	35
表 11. 極限電流參數	35
表 12. 熱參數	35
表 13. 一般運行條件	36
表 14. 上電及掉電特性參數	36
表 15. 復位及電源管理模塊特性參數	36
表 16. 正常模式電流特性 (程式運行在 FLASH)	38
表 17. 正常模式電流特性 (程式運行在 SRAM)	39
表 18. 低功耗模式電流特性	39
表 19. 低功耗模式喚醒特性	40
表 20. 外部輸入高速時鐘特性參數	41
表 21. HOSC 振盪器特性參數	41
表 22. 內部高速 16M RC 振盪器特性參數	42
表 23. 內部低速 RC 振盪器特性參數	42
表 24. 小數分頻鎖相環 PLL 特性參數	42
表 25. Flash 存儲器特性參數	43
表 26. EMS 電磁敏感性	44
表 27. 靜電放電最大額定值	44
表 28. 靜態門鎖最大額定值	44
表 29. I/O 端口 DC 特性	45
表 30. I/O 端口 AC 特性	46
表 31. NRST 特性參數	49
表 32. 定時器特性參數	49
表 33. I2C 特性參數	50
表 34. SPI 特性參數	51
表 35. ADC 特性參數	53
表 36. 最大值 R_{AIN} ($f_{ADC}=48\text{MHz}$, 12 位元分辨率)	53
表 37. CMP 特性參數	54
表 38. OPAMP 特性參數	55
表 39. 溫度傳感器特性參數	56
表 40. 內部電壓源特性參數	56
表 41. LQFP32 - 7x7 mm 32 引腳封裝尺寸數據	57
表 42. LQFP48 - 7x7 mm 48 引腳封裝尺寸數據	58
表 43. 晶片編碼資訊	59
表 44. 文件修訂版本記錄	60

圖形目錄

圖 1. PT2E01 系統結構圖.....	8
圖 2. 內部分壓電阻結構圖.....	16
圖 3. 運算放大器功能結構圖.....	17
圖 4. PT2E01-K6LC LQFP32 (7x7mm) 引腳圖.....	18
圖 5. PT2E01-Q6LC LQFP48 (7x7mm) 引腳圖.....	19
圖 6. 晶片電源.....	33
圖 7. 電流測量.....	34
圖 8. 外部高速振盪器連接圖.....	41
圖 9. I_{OL} , V_{OL} , @ $V_{DDH}=1.8V, 3.3V, 5V$, $DS=0$	47
圖 10. I_{OH} , V_{OH} , @ $V_{DDH}=1.8V, 3.3V, 5V$, $DS=0$	47
圖 11. I_{OL} , V_{OL} , @ $V_{DDH}=1.8V, 3.3V, 5V$, $DS=1$	48
圖 12. I_{OH} , V_{OH} , @ $V_{DDH}=1.8V, 3.3V, 5V$, $DS=1$	48
圖 13. NRST 應用電路.....	49
圖 14. I2C 時序圖.....	50
圖 15. SPI 時序圖 (Slave 模式) 和 CHPA=0.....	52
圖 16. SPI 時序圖 (Slave 模式) 和 CHPA=1.....	52
圖 17. LQFP32 - 7x7 mm 32 引腳封裝圖.....	57
圖 18. LQFP48 - 7x7 mm 48 引腳封裝圖.....	58

深圳市鈞敏科技有限公司
<http://www.junmintech.com>

1 簡介

此數據手冊為 PT2E01 系列微控制器，提供資源配置及器件物理特性。閱讀數據手冊時請配合參考手冊《PT2E01 參考手冊》一起使用。

關於 Cortex-M0 可參考《Cortex-M0 技術參考手冊》，可從 ARM 官網 (<http://infocenter.arm.com>) 取得。

數據手冊：PT2E01_DS_C.pdf

參考手冊：PT2E01_RM_C.pdf

應用筆記：PT2E01_AN_C.pdf

深圳市鈞敏科技有限公司
<http://www.junmintech.com>

2 晶片描述

PT2E01 屬於入門等級 (Entry Level) 通用型 MCU，集成高性能 ARM Cortex-M0 32 位內核。晶片最高工作頻率為 80MHz，以及最大 64KBytes Flash 與 8KBytes SRAM。提供廣泛且有效的功能模組，與符合標準的通信介面，包括 1 個 I2C，2 個 SPI 和 2 個 UART。支持豐富的定時器資源，1 個 16 位增強型定時器 (E16C6T)，2 個 32 位通用定時器 (G32C2T)，2 個 16 位通用定時器 (G16C4T)，1 個 16 位基本計時器 (B16T)。

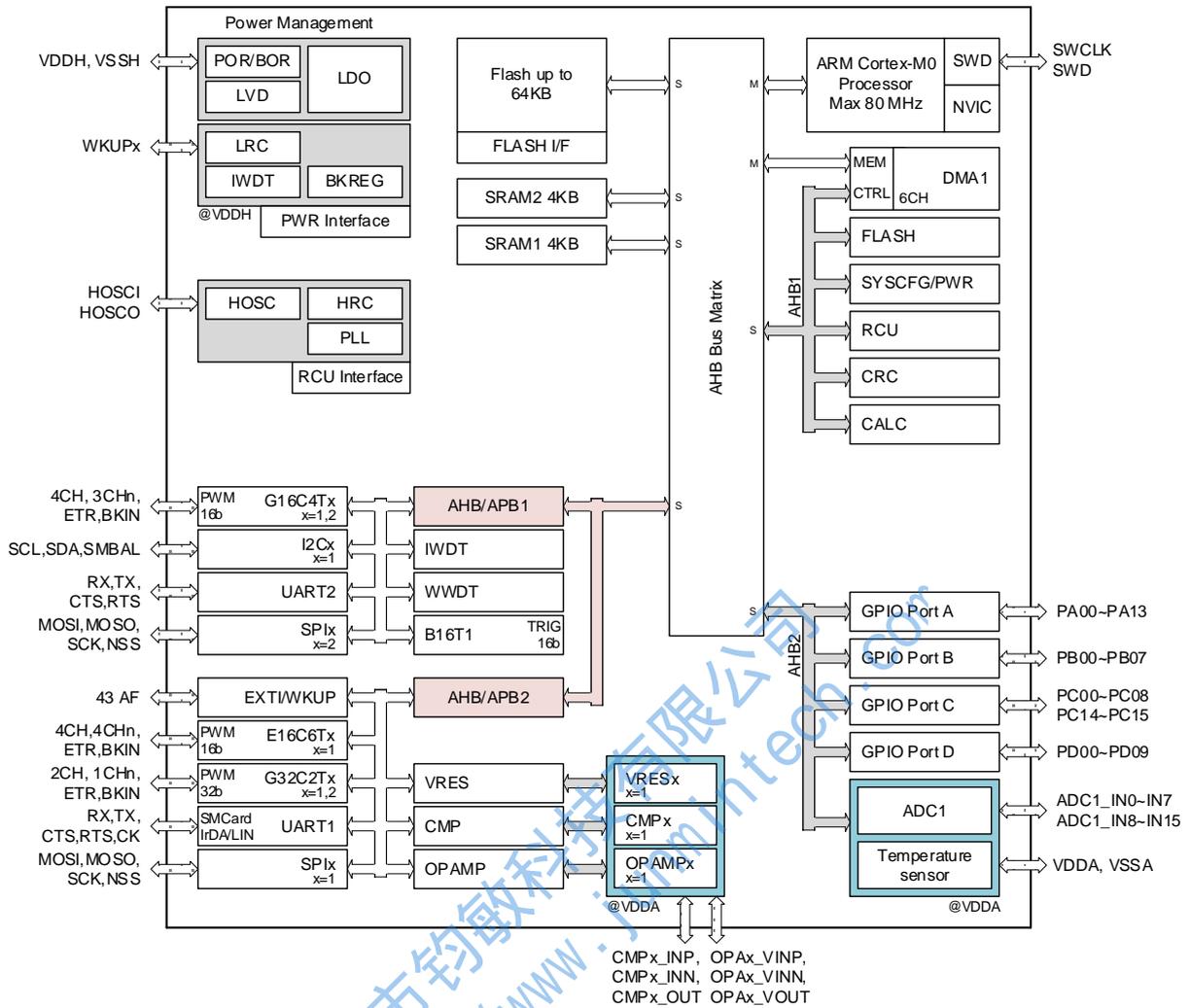
PT2E01 提供通用的模擬資源，1 個 12 位高速 ADC，1 個模擬比較器 CMP，1 個 VRES(32 階電阻分壓)，1 個運算放大器 OPAMP，可配置差分/單端 PGA，支持 x1 ~ x64 倍率。額外提供運算加速單元 CALC 除法/平方根與一個支持可配置生成多項式的 CRC。

PT2E01 工作電壓為 1.8 ~ 5.5V，工作溫度範圍為 -40 ~ 105°C，支援多種低功耗模式。

表 1. PT2E01 資源配置清單

外部設備		PT2E01- Q6LC	PT2E01- K6LC
Flash Memory		64KB	
SRAM		8KB	
定時器	E16C6T	1	
	G32C2T	2	
	G16C4T	2	
	B16T	1	
	WWDT	1	
	IWDT	1	
	SysTick	1	
	PWM 通道數 (不包含互補輸出)	28 (16)	23 (14)
通信介面	I2C	1	
	SPI	2	
	UART	2	
GPIOs		43	27
DMA		6 channels	
CALC 運算加速器		32bits (除法/平方根)	
CMP		1	
12-bits ADCs (外部/內部通道)		16 ext. + 4 int.	11 ext.+ 4 int.
OPAMP		1	
MCU 最高運行頻率		80MHz	
數位工作電壓範圍 (V _{DDH})		1.8 - 5.5V	
類比工作電壓範圍 (V _{DDA})		2.4 - 5.5V	
封裝型態		LQFP48 (7x7mm)	LQFP32 (7x7mm)

圖 1. PT2E01 系統結構圖



www.princeton.com.tw
http://www.princeton.com.tw

3 功能概述

3.1 MCU 内核

3.1.1 ARM Cortex-M0

處理器配置功能如下：

- ◆ 內建中斷向量控制器 (NVIC)：32 個外部中斷
- ◆ 小端序位元組順序 (Little-Endianness)
- ◆ 集成系統定時器 - SysTick
- ◆ 暫停調試支持
- ◆ 快速乘法器
- ◆ 支援標準 SWD (Serial Wire Debug) 協議的調試介面

本章提供以下處理器週邊設備的基本資訊，

- ◆ CPU 系統定時器控制 (SysTick)
- ◆ CPU 嵌套向量中斷控制器 (NVIC)
- ◆ CPU 系統控制

3.1.2 NVIC

- ◆ 32 個可遮罩的中斷通道 (不包含 16 個中斷線)
- ◆ 可編程優先級 (使用 2 位中斷優先級)
- ◆ 低延遲異常以及中斷處理
- ◆ 電源管理控制
- ◆ 系統控制暫存器的實現

NVIC 和處理器核心介面緊密耦合，可實現低延遲的中斷處理和後期到達中斷的高效處理。除了核心例外，所有的中斷都由 NVIC 管理。

3.1.3 系統定時器

集成系統定時器 SysTick，提供一個簡單的 24 位清零寫入，遞減計數器和靈活的控制機制。可用作即時操作系統 (RTOS) 計時定時器或簡單計數器。

3.1.4 記憶體

嵌入式快閃記憶體最多支援 64KB 供用戶存放應用程式 (Application Code) 或資料。快閃記憶體控制器允許用戶通過線上系統編程器 (ICP)、SWD、BootRom 或應用程式，修改已焊接於 PCB 版上晶片的資料。

3.1.5 靜態隨機存取記憶體 (SRAM)

支持最大 8KByte SRAM，支持內核單週期訪問。

3.1.6 快閃記憶體 (FLASH)

最大 64KByte FLASH 存儲空間用於存放程式和資料。

3.1.7 快閃記憶體操作解鎖

快閃記憶體控制器初始會處在鎖定狀態，使用者無法通過快閃記憶體控制器對快閃記憶體進行編程與擦除，藉此避免快閃記憶體內的資料被意外擦除或是覆蓋。若用戶需要使用快閃記憶體的編程與擦除功能時，需要先對快閃記憶體控制器進行解鎖，解鎖流程需連續輸入 2 組解鎖金鑰。

3.1.8 記憶體保護

程式區的保護功能，區分為用戶代碼讀出保護 (UCRP)、讀保護 (RP) 和寫保護 (WP)。除了讀保護以外，其餘保護以頁為單位元進行配置，最多支援 2 組區間保護。所有的保護設定在配置完畢後都不會立即生效，用戶需要由配置字重載流程、重新上電、從 STANDBY 模式或 SHUTDOWN 模式喚醒後，新的保護設定才會生效。

- ◆ 用戶代碼讀出保護 (UCRP)：可配置 FLASH 一塊連續區域為用戶代碼讀出保護區，用戶無法通過調試介面讀出，也無法通過運行在該區域之外的程式讀出；防止保護區內的資訊被覆蓋，禁止編程與擦除。
- ◆ 讀保護 (RP)：
 - Level 0：無保護
 - Level 1：無法通過調試介面讀出，也無法通過運行在 SRAM 中的程式讀出，僅有該區域內的程式才可對該區域進行讀取與修改，存放保護設定資訊區不受此限制。
 - Level 2：禁止所有調試介面訪問，系統強制映射在程式區，且無法運行在 SRAM，僅有該區域內的程式才可對該區域進行讀取與修改。當開啟 Level 2 後無法通過程式修改保護等級。
- ◆ 寫保護 (WP)：防止程式區內的數據被誤擦除或覆蓋；可配置 FLASH 一塊連續的區域為寫保護區，用戶無法對該區域進行真擦除和編程操作，但允許讀取。

3.1.9 啟動方式

在晶片上電之後，通過晶片配置字中 BOOT 配置，選擇以下兩種方式啟動：

- ◆ 從用戶程式啟動 (位址為 0x00000000)。
- ◆ 從 BootRom 啟動 (地址為 0x1FFF0000)。

3.2 電源管理

1.8V~5.5V 電源，通過引腳 VDDH 為所有 I/O 及內部穩壓器供電。

3.2.1 電源監視

- ◆ 上電/掉電復位 (POR / PDR)：當電源電壓低於 VPOR / VPDR 時，系統進入復位狀態。
- ◆ 欠壓復位 (BOR)：上電期間，欠壓復位 (BOR) 使系統保持復位狀態，直到電源電壓達到所配置的 VBOR 閾值。支援 8 個閾值可選，當電源電壓低於所選的 VBOR 閾值時，系統進入復位狀態。

- ◆ 低壓檢測 (LVD): 支援 16 個監測系統電源閾值, 當電源電壓達到所配置的 VLVD 閾值時, 產生 LVD 中斷事件, 可用於喚醒機制。

3.2.2 穩壓器

內核穩壓器: 提供穩定內核電壓, 確保內核電壓域穩定運作。

3.2.3 低功耗模式

提供 5 種低功耗模式:

- ◆ SLEEP 模式: CPU 處於靜止, 所有外設可維持工作狀態, 通過外設中斷事件喚醒。
- ◆ STOP0 模式: 關閉所有時鐘源, 不支持外設中斷喚醒, 可配置 FLASH 進入 STOP 模式降低功率消耗。僅能透過 IWDG、低電壓檢測 (LVD)、外部喚醒 WKUPx 引腳、UART 或 I2C 的 Rx 事件或拉低 NRST 引腳喚醒。
- ◆ STOP1 模式: 關閉所有時鐘源, 不支持外設中斷喚醒, 保持內核數據與 SRAM 存儲數據。僅能透過 IWDG、低電壓檢測 (LVD)、外部喚醒 WKUPx 引腳、UART 或 I2C 的 Rx 事件或拉低 NRST 引腳喚醒。
- ◆ STANDBY 模式: 關閉內核電源, 並清除所有內核與 SRAM 數據。僅能透過 IWDG、低電壓檢測 (LVD)、外部喚醒 WKUPx 引腳或拉低 NRST 引腳喚醒。
- ◆ SHUTDOWN 模式: 關閉內核電源與 BandGap 提供最低功耗。由於 BandGap 關閉, 無法使用 BOR 與 LVD 功能, 僅能通過 IWDG、外部喚醒 WKUPx 引腳或拉低 NRST 引腳喚醒。

3.3 時鐘管理

- ◆ HRC: 內部高速 RC 振盪器, 頻率 16MHz, 預設當作系統時鐘
- ◆ HOSC: 外部高速晶體振盪器, 支持 4 MHz 至 32 MHz
- ◆ LRC: 內部低速 RC 振盪器, 頻率約 32 kHz
- ◆ PLL: 鎖相環最高倍頻至 80MHz, 支持分數頻設定, 參考時鐘源可選擇 HRC/HOSC

3.4 看門狗定時器 (IWDG/ WWDG)

- ◆ 獨立看門狗定時器 (Independent Watchdog): IWDG 功能一旦啟用後, 計數時鐘強制為 32KHz LRC, 用戶無法通過軟體關閉。其功能用於檢測軟體程式和硬體異常, 如主時鐘停振, 程式異常造成無法喂狗等; 當計數器超時, 將觸發系統復位。在調試模式下, 定時器可被凍結。
- ◆ 窗口看門狗定時器 (Window Watchdog): WWDG 計數時鐘為系統時鐘 PCLK, 其功能用於檢測軟體沒有喂狗(過晚)或過早喂狗行為, 將產生系統復位元, 防止程式跑至不可控狀態。在調試模式下, 計時器可被凍結。

3.5 通用 IO 埠 (GPIO)

每個 GPIO 引腳可單獨配置為輸入或輸出, 且有獨立的開漏或開源輸出控制, 驅動能力選擇, 上拉或下拉選擇, CMOS/TTL 輸入選擇以及類比濾波輸入開啟控制。大部分埠可與類比功能及其他數位

外設功能複用。每個埠分別支援中斷，映射到 16 個中斷向量中。

3.6 外部中斷/事件控制器 (EXTI)

外部中斷和事件控制器 (EXTI)，提供多組獨立且可配置的邊沿檢測，支持上升、下降或上下沿觸發，並產生中斷或事件需求；包含所有 GPIO 引腳、比較器 CMP、低電壓檢測 LVD 事件和外部引腳 WKUPx 觸發的喚醒事件。

3.7 迴圈冗餘校驗 (CRC)

CRC (Cyclic Redundancy Check) 主要是利用生成多項式與資料間的運算產生一組 CRC 校驗結果。主要用來校驗資料傳輸或資料儲存可能出現的錯誤。支持 CRC32、CRC16 以及 CRC8，可自行編輯生成多項式 (Generate Polynomial)，並可由 DMA 傳輸資料。

3.8 運算加速器 (CALC)

CALC (Calculator) 可執行帶符號除法和平方根的硬體運算加速。

3.9 定時器

包含 1 個增強型定時器、4 個通用定時器和 1 個基本定時器。功能比較如下表所示：

表 2. 各類定時器功能比較表

定時器類別	計數位數	計數類型	預分頻比	觸發 ADC	輸入捕捉/輸出比較通道數	PWM 互補輸出	外設數量
增強型定時器 (E16C6T)	16 位	上數 下數 上下數	1~2 ¹⁶	支持	4	4	1
通用定時器 (G32C2T)	32 位	上數 下數 上下數	1~2 ¹⁶	支持	2	1	2
通用定時器 (G16C4T)	16 位	上數 下數 上下數	1~2 ¹⁶	支持	4	3	2
基本定時器 (B16T)	16 位	上數	1~2 ¹⁶	支持	不支持	不支持	1

3.9.1 增強型定時器 16 位 6 通道 (E16C6T1)

- ◆ 三種 16 位自動重載計數器模式
 - 遞增
 - 遞減
 - 遞增/遞減
- ◆ 16 位可配置預分頻器，可在定時器運行時對計數器工作時鐘進行 1 到 65536 之間的任意分頻
- ◆ 帶有 6 個獨立通道，每個通道支援以下功能
 - 輸入捕獲 (通道 5 與通道 6 除外)
 - 輸出比較
 - PWM 輸出 (邊沿與中央對齊模式)
 - 單脈衝輸出
- ◆ 通道 1 ~ 4 支援互補輸出，可設置死區時間
- ◆ 同步電路用於外部信號控制定時器及內部互聯多個定時器
- ◆ 重複計數器，用於在給定數目的計數週期後更新定時器寄存器
- ◆ 支援剎車功能，並可設置剎車後定時器輸出狀態
- ◆ 下列事件支持產生中斷與 DMA 請求：
 - 更新事件：計數器上溢或下溢，計數器初始化(通過軟體或內部與外部觸發)
 - 觸發事件：計數器開啟、停止、初始化或通過內部與外部觸發計數
 - 換向事件(COM)
 - 輸入捕獲
 - 輸出比較
- ◆ 支持增量 (正交) 編碼及霍爾電路進行定位
- ◆ 外部時鐘輸入觸發計數器

3.9.2 通用定時器 32 位 2 通道 (G32C2Tn, n=1~2)

- ◆ 三種 32 位自動重載計數器模式
 - 遞增
 - 遞減
 - 遞增/遞減
- ◆ 16 位可配置預分頻器，可在定時器運行時對計數器工作時鐘進行 1 到 65536 之間的任意分頻
- ◆ 帶有 2 個獨立通道，每個通道支援以下功能
 - 輸入捕獲
 - 輸出比較
 - PWM 輸出 (邊沿與中央對齊模式)
 - 單脈衝輸出
- ◆ 通道 1 支援互補輸出，可設置死區時間
- ◆ 同步電路用於外部信號控制定時器及內部互連多個定時器
- ◆ 重複計數器，用於在給定數目的計數週期後更新定時器寄存器

- ◆ 支援剎車輸入，並可設置剎車後引腳輸出狀態
- ◆ 下列事件支持產生中斷與 DMA 請求：
 - 更新事件：計數器上溢或下溢，計數器初始化(通過軟體或內部與外部觸發)
 - 觸發事件：計數器開啟、停止、初始化或通過內部與外部觸發計數
 - 換向事件(COM)
 - 輸入捕獲
 - 輸出比較
- ◆ 支持增量（正交）編碼
- ◆ 外部時鐘輸入觸發計數器

3.9.3 通用定時器 16 位 4 通道 (G16C4Tn, n=1~2)

- ◆ 三種 16 位自動重載計數器模式
 - 遞增
 - 遞減
 - 遞增/遞減
- ◆ 16 位可配置預分頻器，可在定時器運行時對計數器工作時鐘進行 1 到 65536 之間的任意分頻
- ◆ 帶有 4 個獨立通道，每個通道支援以下功能
 - 輸入捕獲
 - 輸出比較
 - PWM 輸出
 - 單脈衝輸出
- ◆ 通道 1~3 支援互補輸出，可配置死區時間
- ◆ 同步電路用於外部信號控制定時器及內部互聯多個定時器
- ◆ 重複計數器，用於在給定數目的計數週期後更新定時器寄存器
- ◆ 支援剎車功能，並可設置剎車後定時器輸出狀態
- ◆ 下列事件支持產生中斷與 DMA 請求：
 - 更新事件：計數器上溢或下溢，計數器初始化(通過軟體或內部與外部觸發)
 - 觸發事件：計數器開啟、停止、初始化或通過內部與外部觸發計數
 - 換向事件(COM)
 - 輸入捕獲
 - 輸出比較
- ◆ 支援增量(正交)編碼及霍爾電路進行定位
- ◆ 外部時鐘輸入觸發計數器

3.9.4 基本定時器 16 位 (B16T1)

- ◆ 一種 16 位自動重載計數器模式
 - 遞增
- ◆ 16 位可配置預分頻器，可在定時器運行時對計數器工作時鐘進行 1 到 65536 之間的任意分頻
- ◆ 下列事件支持產生中斷與 DMA 請求：

- 更新事件：計數器上溢，計數器初始化

3.10 通用非同步收發器 (UART)

通用非同步收發器 (UART) 提供了一個靈活的方式，使 MCU 可以與外部設備通過工業標準 NRZ 的形式實現全雙工非同步串列資料通訊。UART 可以使用小數串列傳輸速率發生器，提供了超寬的串列傳輸速率設置範圍。

UART 支援非同步通訊模式和 modem 流控操作 (CTS/RTS)，同時還支援多機通訊方式。

表 3. UART1/2 具體功能配置

UART 模式與功能	UART1	UART2
硬體自動流量控制	○	○
DMA 連續通信	○	○
多處理器通信	○	○
雙時鐘域與喚醒中斷	○	○
智慧卡模式	○	
單線半雙工模式	○	
IrDA SIR 模組	○	
LIN 模式	○	
超時檢測	○	○
Modbus 通信	○	○
自動波特率檢測	○	○
RS485 驅動器使能	○	○
UART 數據寬度	5、6、7、8、9 (用於位址模式) Bits	
FIFO 深度	8 Bytes	

3.11 內部集成電路總線 (I2C)

I2C 是兩線雙向的串列傳輸總線，提供了一種簡單有效的方法來實現設備之間的數據交換。

I2C 標準是一個多主機總線包括衝突檢測與仲裁，如果兩個或兩個以上的主機試圖同時控制總線時，其仲裁可以防止數據損壞。在此提供了標準模式 (Sm)、快速模式 (Fm) 與極快速模式 (Fm+) 供用戶選擇。並且也提供 SMBus (系統管理總線) 與 PMBus (電源管理總線)。

3.12 串列外設介面 (SPI)

串列外設介面 (SPI) 可與外部 SPI 設備進行半雙工或全雙工的同步串列通信。該介面可配置為主機模式或從機模式。在配置為主機模式下，它可為外部 SPI 從設備提供通信時鐘 (SCK)。該介面還能夠在多主機模式配置下工作。

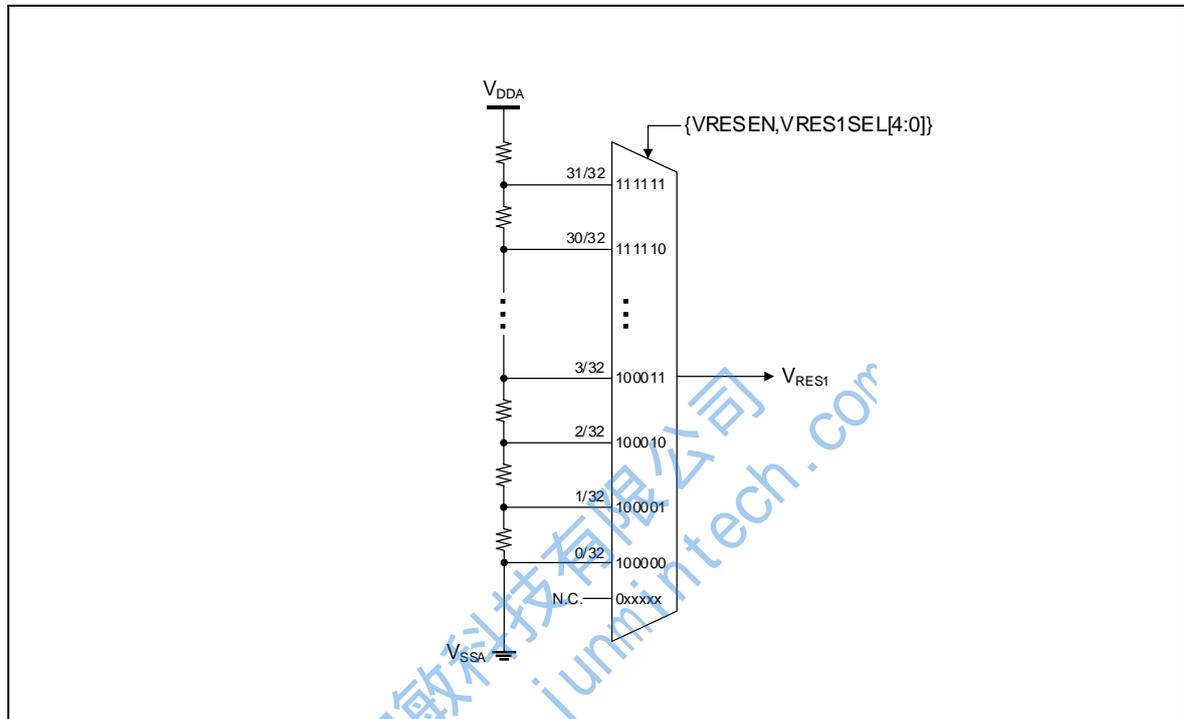
具備 4Bytes Rx 和 TxFIFO 大小。

3.13 類比

3.13.1 內部分壓電阻 (VRES)

使用電阻網路來對模擬電源 (VDDA) 進行電壓分壓。分壓後的信號分別連接至模擬比較器 (CMP)、運算放大器 (OPA) 及模數轉換器 (ADC)。

圖 2. 內部分壓電阻結構圖



3.13.2 模擬比較器 (CMP)

支援 1 個單獨的模擬比較器 (CMP1)，提供正/負端輸入選擇，用於比較模擬信號電壓的大小。

- ◆ 共用內部參考電壓。
- ◆ 消隱源比較器輸出。
- ◆ 每個比較器具有正端輸入與可配置負端輸入，可配置的負端輸入為：
 - I/O 輸入引腳。
 - 內部參考電壓 (VREFINT)。
- ◆ 提供觸發給其他 IP 使用 (Timer)。
- ◆ 每個比較器都可以產生中斷 (通過 EXTI 控制器)。

3.13.3 模數轉換器 (ADC)

支持 1 個 12 位模數轉換器 (ADC1)，其架構為逐次逼近型 (SAR)，總共有 20 個通道，支援最多 16 外部信號輸入。

- ◆ 可配置的解析度：12 位、10 位、8 位或 6 位
- ◆ 中斷：在轉換結束、注入轉換結束、模擬看門狗或溢出事件時產生中斷
- ◆ 可配置數據對齊方式

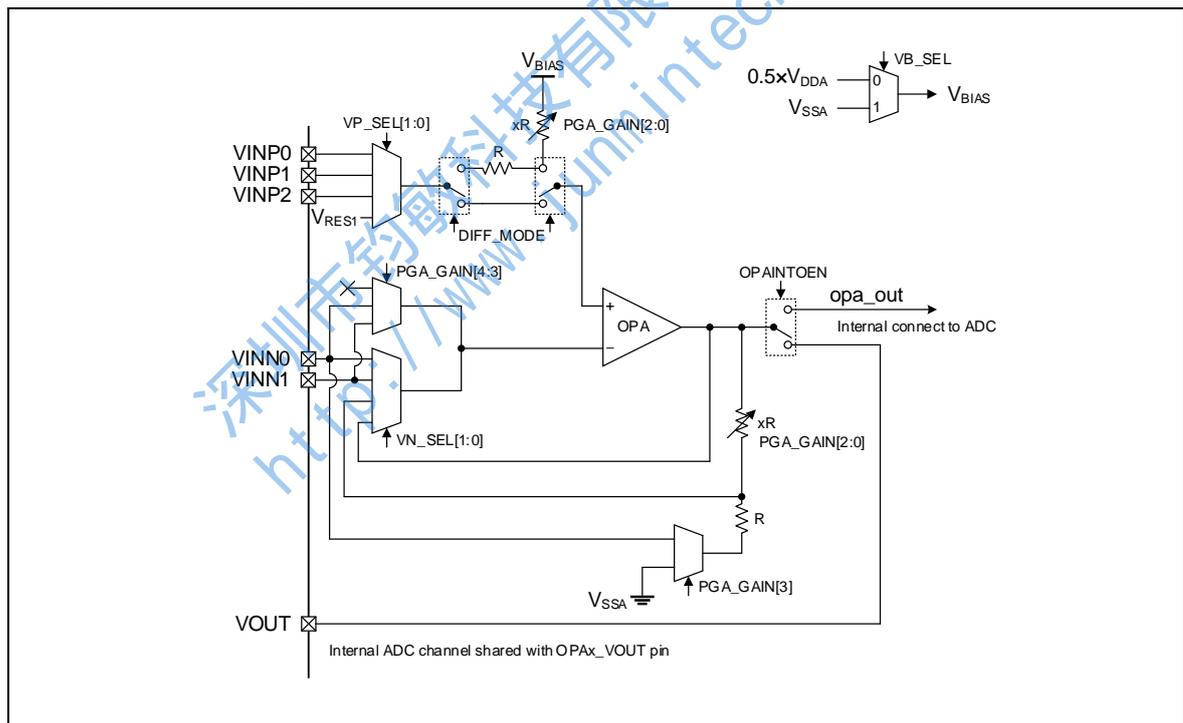
- ◆ 可選擇單次、連續或不連續轉換模式
- ◆ 可獨立配置各個通道的取樣時間
- ◆ 可配置常規轉換和插入轉換通道的外部觸發極性
- ◆ 可配置參考源和轉換時鐘
- ◆ DMA 請求：在常規通道轉換期間可產生 DMA 請求
- ◆ 4 個專用的注入數據暫存器，供注入通道使用
- ◆ 低功耗模式：自動延遲、自動關閉轉換模式

3.13.4 運算放大器 (OPAMP)

支持 1 個運算放大器 (OPA1)，輸入輸出可連接到外部引腳，提供用戶搭配各種器件運用 OPA。

- ◆ 軌對軌的電壓輸入與輸出範圍
- ◆ 較低的輸入偏置電流
- ◆ 較低的輸入偏移電壓
- ◆ 高頻帶寬增益
- ◆ 提供高速模式以實現更好的轉換率
- ◆ 支援差分放大模式

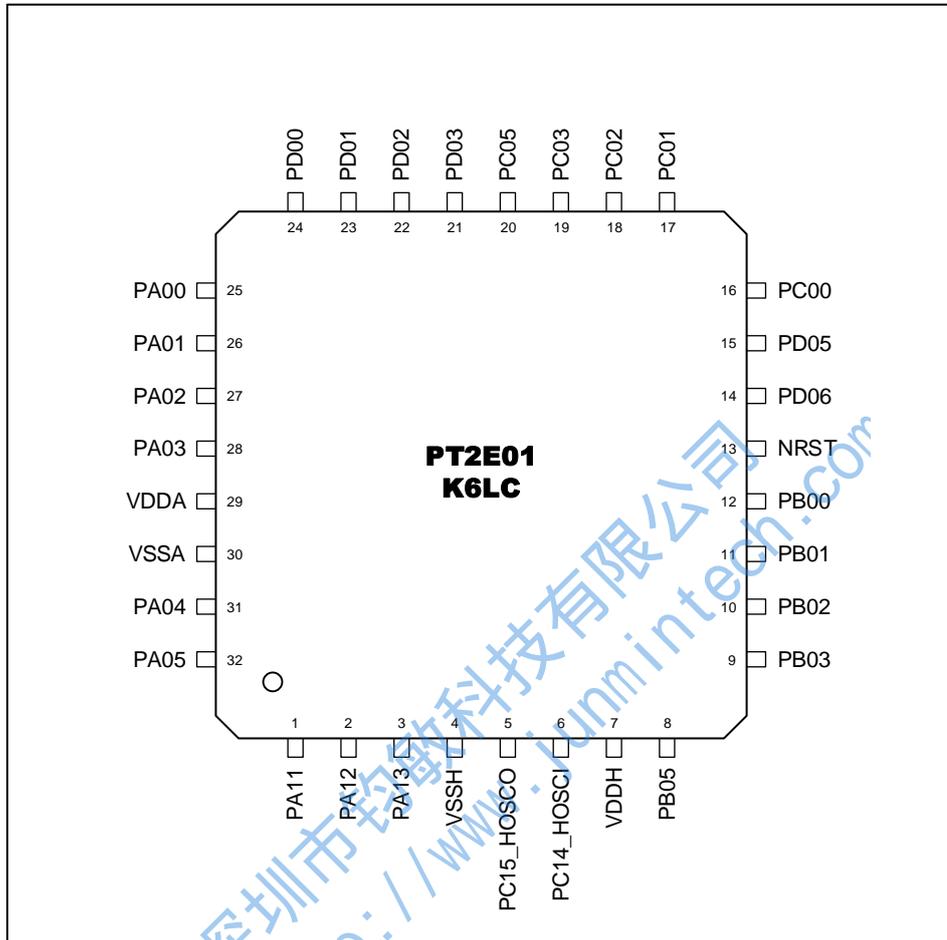
圖 3. 運算放大器功能結構圖



4 引腳說明

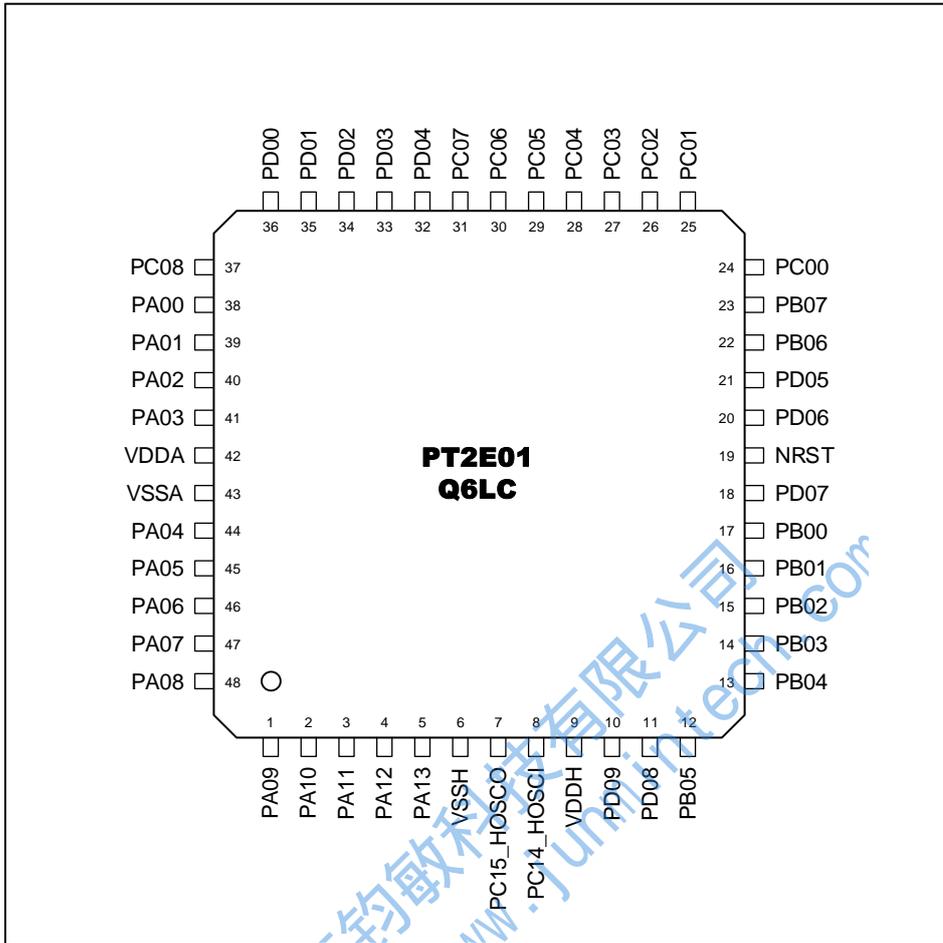
4.1 LQFP32 引腳圖

圖 4. PT2E01-K6LC LQFP32 (7x7mm) 引腳圖



4.2 LQFP48 引腳圖

圖 5. PT2E01-Q6LC LQFP48 (7x7mm) 引腳圖



深圳市鈞敏科技有限公司
<http://www.junmin-tech.com>

4.3 引腳定義

表 4. 引腳定義

LQFP48	LQFP32	引腳名稱	引腳類型	引腳函數	
				替代函數	類比函數
1	—	PA09	I/O/A	SPI1_SCK SPI2_SCK I2C1_SCL UART1_CK G16C4T2_ETR G16C4T2_CH1 G16C4T2_CH3	ADC_IN9
2	—	PA10	I/O/A	SPI1_NSS SPI2_MOSI I2C1_SDA UART1_CTS UART2_TX G32C2T2_ETR G16C4T2_CH3N G16C4T2_CH4 BKIN_ETR_EXT1	ADC_IN10
3	1	PA11	I/O/A	SPI1_MOSI SPI2_MISO I2C1_SMBA UART1_RTS UART2_RX E16C6T1_CH4 G16C4T2_CH2N G16C4T2_CH1 MCORDY	ADC_IN11
4	2	PA12	I/O/A	SPI1_MISO SPI2_SCK UART1_TX UART2_RTS E16C6T1_CH4N G16C4T2_CH1N G16C4T2_CH2 MCO	
5	3	PA13	I/O/A	SPI2_NSS I2C1_SMBA UART1_RX UART2_CTS G32C2T2_ETR E16C6T1_ETR G16C4T2_CH3 TRIM_EXCLK	CKTEST_OUT
6	4	VSSH	G	GROUND	
7	5	PC15_HOSCO	I/O/A	I2C1_SDA UART2_TX G32C2T1_ETR G32C2T1_CH1 G16C4T2_CH4 BKIN_ETR_EXT1	HOSCO
8	6	PC14_HOSCI	I/O/A	I2C1_SCL UART2_RX G16C4T2_ETR G32C2T1_CH2 G32C2T1_CH1N BKIN_ETR_EXT2	HOSCI
9	7	VDDH	P	POWER	

LQFP48	LQFP32	引腳名稱	引腳類型	引腳函數	
				替代函數	類比函數
10	—	PD09	I/O/A	SPI1_MOSI SPI2_SCK I2C1_SMBA UART1_TX UART2_RTS E16C6T1_CH2 G32C2T2_CH1 TRIM_EXCLK	
11	—	PD08	I/O/A	SPI1_MISO SPI2_NSS I2C1_SCL UART1_RX UART2_CTS E16C6T1_CH2N G32C2T2_CH2 G32C2T2_CH1N	
12	8	PB05	I/O/A	SPI1_NSS I2C1_SDA UART1_CTS UART2_TX G16C4T1_BKIN G16C4T1_CH1 G16C4T2_CH3N IR_OUT WKUP5	
13	—	PB04	I/O/A	SPI1_SCK UART1_RX UART2_RX G16C4T2_BKIN G16C4T1_CH2 G16C4T1_CH3N BKIN_ETR_EXT1 WKUP4	
14	9	PB03	I/O/A	SPI1_MOSI SPI2_MISO I2C1_SMBA UART1_CK UART2_CTS E16C6T1_ETR G16C4T1_CH3 G16C4T2_CH3 BKIN_ETR_EXT2 WKUP3	
15	10	PB02	I/O/A	SPI1_MISO SPI2_MOSI I2C1_SCL UART1_RTS UART2_RTS E16C6T1_BKIN G16C4T1_CH1N G16C4T2_CH1 BKIN_ETR_EXT1 WKUP2	

LQFP48	LQFP32	引腳名稱	引腳類型	引腳函數	
				替代函數	類比函數
16	11	PB01	I/O/A	SPI1_SCK SPI2_SCK I2C1_SDA UART1_TX UART2_TX G32C2T1_BKIN G16C4T1_CH2N G16C4T1_CH4 BKIN_ETR_EXT1 WKUP1	
17	12	PB00	I/O/A	SPI1_NSS SPI2_NSS UART1_RX UART2_RX G32C2T2_BKIN G16C4T1_CH3N G16C4T2_CH4 BKIN_ETR_EXT2 WKUP0	
18	—	PD07	I/O/A	SPI1_MISO I2C1_SCL UART1_RX G32C2T1_ETR G16C4T1_CH4 G16C4T2_CH1	
19	13	NRST	A	SYSTEM MAIN RESET	
20	14	PD06	I/O/A	SPI1_SCK SPI2_MOSI I2C1_SDA UART1_CTS UART2_TX E16C6T1_CH1 E16C6T1_CH4	
21	15	PD05	I/O/A	SPI1_NSS SPI2_MISO I2C1_SMBA UART1_RTS UART2_RX E16C6T1_CH1N E16C6T1_CH4N	
22	—	PB06	I/O/A	SPI1_MOSI SPI2_SCK I2C1_SDA UART1_TX E16C6T1_CH1 E16C6T1_CH4 WKUP6	
23	—	PB07	I/O/A	SPI1_MISO SPI2_NSS I2C1_SCL UART1_RX UART2_RTS E16C6T1_CH1N E16C6T1_CH4N G16C4T1_CH1 WKUP7	
24	16	PC00	I/O/A	SWCLK UART1_TX E16C6T1_CH1 G32C2T1_CH1	

LQFP48	LQFP32	引腳名稱	引腳類型	引腳函數	
				替代函數	類比函數
25	17	PC01	I/O/A	SWDIO SPI2_NSS UART1_RX UART2_CTS E16C6T1_CH1N G32C2T1_CH2 G32C2T1_CH1N MCORDY	
26	18	PC02	I/O/A	SPI2_MOSI I2C1_SDA UART1_RTS UART2_TX E16C6T1_CH3 E16C6T1_CH4N G32C2T2_CH1 MCO	
27	19	PC03	I/O/A	SPI1_NSS SPI2_MISO I2C1_SCL UART1_CTS UART2_RX E16C6T1_CH3N G32C2T2_CH2 G32C2T2_CH1N CMP_OUT	
28	—	PC04	I/O/A	SPI1_SCK SPI2_SCK I2C1_SMBA UART1_CK E16C6T1_CH2N G16C4T1_CH3	
29	20	PC05	I/O/A	SPI1_MOSI SPI2_SCK I2C1_SDA UART1_TX E16C6T1_CH1N G16C4T1_CH4 G16C4T1_CH3N	
30	—	PC06	I/O/A	SPI1_MISO SPI2_MOSI I2C1_SCL UART1_RX UART2_TX E16C6T1_CH3 G32C2T1_CH1 G32C2T2_CH1	
31	—	PC07	I/O/A	SPI2_MISO I2C1_SMBA UART1_TX UART2_RX E16C6T1_CH2 G32C2T1_CH2 G32C2T1_CH1N	

LQFP48	LQFP32	引腳名稱	引腳類型	引腳函數	
				替代函數	類比函數
32	—	PD04	I/O/A	SPI1_MISO SPI2_NSS I2C1_SCL UART1_RX UART2_RTS E16C6T1_CH1 G32C2T2_CH2 G32C2T2_CH1N BKIN_ETR_EXT2	
33	21	PD03	I/O/A	SPI1_NSS SPI2_MOSI I2C1_SMBA UART1_CTS UART2_TX E16C6T1_CH2 E16C6T1_CH4 G16C4T1_CH1 IR_OUT	ADC_IN15 CMP_INN3
34	22	PD02	I/O/A	SPI1_SCK SPI2_MISO I2C1_SDA UART1_CK UART2_RX E16C6T1_CH2N G16C4T1_CH2 G16C4T1_CH1N	ADC_IN14 CMP_INP3
35	23	PD01	I/O/A	SPI1_MOSI SPI2_NSS I2C1_SDA UART1_TX UART2_CTS G16C4T1_ETR G16C4T2_CH1 G16C4T2_CH2N BKIN_ETR_EXT2	ADC_IN13 CMP_INN2 OPA_VINN1
36	24	PD00	I/O/A	SPI1_MISO SPI2_SCK I2C1_SCL UART1_RX G16C4T1_CH1 G16C4T2_CH2 G16C4T2_CH1N BKIN_ETR_EXT1	ADC_IN12 CMP_INP2 OPA_VINP1
37	—	PC08	I/O/A	I2C1_SMBA UART1_RTS E16C6T1_BKIN G16C4T1_CH1 G16C4T1_CH2N	
38	25	PA00	I/O/A	SPI1_SCK SPI2_MOSI UART1_CTS UART2_CTS E16C6T1_CH2 G16C4T1_CH2 G16C4T1_CH1N MCO	ADC_IN0 OPA_VINP0

LQFP48	LQFP32	引腳名稱	引腳類型	引腳函數	
				替代函數	類比函數
39	26	PA01	I/O/A	SPI1_NSS SPI2_MISO I2C1_SMBA UART1_RTS UART2_RTS E16C6T1_CH2N G16C4T1_CH3 G16C4T1_CH2N MCORDY	ADC_IN1 OPA_VINN0
40	27	PA02	I/O/A	SPI1_MOSI SPI2_NSS I2C1_SDA UART1_RX UART2_TX E16C6T1_CH3 G32C2T2_CH1 TRIM_EXCLK	ADC_IN2 CMP_INP1 OPA_VOUT
41	28	PA03	I/O/A	SPI1_MISO SPI2_SCK I2C1_SCL UART1_TX UART2_RX E16C6T1_CH3N G32C2T2_CH2 G32C2T2_CH1N BKIN_ETR_EXT2	ADC_IN3 CMP_INN1 OPA_VINP2
42	29	VDDA	P	ANALOG POWER	
43	30	VSSA	G	ANALOG GROUND	
44	31	PA04	I/O/A	SPI1_NSS I2C1_SDA UART1_RX G16C4T1_BKIN E16C6T1_CH3 G16C4T2_CH1N IR_OUT	ADC_IN4 CMP_INP0
45	32	PA05	I/O/A	SPI1_SCK I2C1_SCL UART1_TX UART2_TX G16C4T2_BKIN E16C6T1_CH3N G16C4T2_CH2N IR_OUT	ADC_IN5 CMP_INN0
46	—	PA06	I/O/A	SPI1_NSS SPI2_MOSI I2C1_SMBA UART1_RX UART2_RX G32C2T1_BKIN G16C4T2_CH3N	ADC_IN6
47	—	PA07	I/O/A	SPI1_MOSI SPI2_MISO I2C1_SDA UART1_TX UART2_TX G32C2T2_BKIN E16C6T1_BKIN G16C4T2_CH1 MCORDY	ADC_IN7

LQFP48	LQFP32	引腳名稱	引腳類型	引腳函數	
				替代函數	類比函數
48	—	PA08	I/O/A	SPI1_MISO SPI2_NSS UART1_RX UART2_RX G16C4T1_ETR E16C6T1_ETR G16C4T2_CH2 MCO	ADC_IN8

深圳市鈞敏科技有限公司
<http://www.junmintech.com>

4.4 引腳定義說明

表 5. 引腳定義說明

引腳名稱		描述
電源	VDDH	數字與 IO 電源
	VSSH	數字與 IO 接地
	VDDA	類比電源
	VSSA	類比接地
時鐘	HOSCI	外部高速振盪器時鐘輸入/外部高速時鐘輸入
	HOSCO	外部高速振盪器時鐘輸出
系統介面	NRST	外部復位輸入引腳
	SWCLK	SWD 調適介面時鐘
	SWDIO	SWD 調適介面資料輸入/輸出
	MCO	微控制器時鐘輸出
	WKUPy	低功耗外部喚醒輸入(y=0~7)
定時器	E16C6Tx_CHy	E16C6Tx 通道 y 輸入/輸出 (x=1; y=1,2,3,4)
	E16C6Tx_CHyN	E16C6Tx 通道 y 互補輸出 (x=1; y=1,2,3,4)
	E16C6Tx_ETR	E16C6Tx 外部觸發輸入 (x=1)
	E16C6Tx_BKIN	E16C6Tx 煞車輸入 (x=1)
	G32C2Tx_CHy	G32C2Tx 通道 y 輸入/輸出 (x=1,2; y=1,2)
	G32C2Tx_CHyN	G32C2Tx 通道 y 互補輸出 (x=1,2; y=1)
	G32C2Tx_ETR	G32C2Tx 外部觸發輸入 (x=1,2)
	G32C2Tx_BKIN	G32C2Tx 煞車輸入 (x=1,2)
	G16C4Tx_CHy	G16C4Tx 通道 y 輸入/輸出 (x=1,2; y=1,2,3,4)
	G16C4Tx_CHyN	G16C4Tx 通道 y 互補輸出 (x=1,2; y=1,2,3)
	G16C4Tx_ETR	G16C4Tx 外部觸發輸入 (x=1,2)
	G16C4Tx_BKIN	G16C4Tx 煞車輸入 (x=1,2)
	BKIN_ETR_EXTx	外部煞車/觸發輸入(x=1,2)
	通信介面 I2C	I2Cx_SMBA
I2Cx_SCL		I2Cx 串列時鐘, (x=1)
I2Cx_SDA		I2Cx 串列資料輸入/輸出, (x=1)
通信介面 SPI	SPIx_SCK	SPIx 主模式時鐘輸出/從模式輸入, (x=1,2)
	SPIx_MOSI	SPIx 主模式資料輸出/從模式資料輸入, (x=1,2)
	SPIx_MISO	SPIx 主模式資料輸入/從模式資料輸出, (x=1,2)
	SPIx_NSS	SPIx 晶片選擇, (x=1,2)
通信介面 UART	UARTx_TX	UARTx 數據傳送, (x=1,2)
	UARTx_RX	UARTx 數據接收, (x=1,2)
	UARTx_CTS	UARTx 傳送允許, (x=1,2)
	UARTx_RTS	UARTx 傳送請求, (x=1,2)
	UARTx_CK	UARTx 智慧卡模式時鐘輸出, (x=1)
	IR_OUT	紅外線控制輸出
類比	ADC1_INy	ADC1 通道 y 輸入, (y=0~15)
	CMPx_INP	CMPx 正端類比輸入, (x=1)
	CMPx_INN	CMPx 負端類比輸入 y, (x=1)
	CMPx_OUT	CMPx 比較器結果輸出, (x=1)
	OPAx_VINP	OPAx 正端類比輸入 (x=1)

引腳名稱	描述
OPAx_VINN	OPAx 負端類比輸入 (x=1)
OPAx_VOUT	OPAx 類比輸出 (x=1)

深圳市鈞敏科技有限公司
<http://www.junmintech.com>

4.5 引腳復用功能

◆ 通用 IO PA 復用功能

表 6. 通用 IO PA 復用功能

Pin Name	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7	AF8	AF9	ALT(A)
PA00	SPI1_SCK	SPI2_MOSI	—	UART1_CTS	UART2_CTS	E16C6T1_CH2	G16C4T1_CH2	G16C4T1_CH1N	MCO	—	ADC_IN0, OPA_VINP0
PA01	SPI1_NSS	SPI2_MISO	I2C1_SMBA	UART1_RTS	UART2_RTS	E16C6T1_CH2N	G16C4T1_CH3	G16C4T1_CH2N	MCORDY	—	ADC_IN1, OPA_VINN0
PA02	SPI1_MOSI	SPI2_NSS	I2C1_SDA	UART1_RX	UART2_TX	E16C6T1_CH3	G32C2T2_CH1	—	TRIM_EXCLK	—	ADC_IN2, CMP_INP1 OPA_VOUT
PA03	SPI1_MISO	SPI2_SCK	I2C1_SCL	UART1_TX	UART2_RX	E16C6T1_CH3N	G32C2T2_CH2	G32C2T2_CH1N	BKIN_ETR_EXT2	—	ADC_IN3, CMP_INN1, OPA_VINP2
PA04	SPI1_NSS	—	I2C1_SDA	UART1_RX	—	G16C4T1_BKIN	E16C6T1_CH3	G16C4T2_CH1N	IR_OUT	—	ADC_IN4, CMP_INP0
PA05	SPI1_SCK	—	I2C1_SCL	UART1_TX	UART2_TX	G16C4T2_BKIN	E16C6T1_CH3N	G16C4T2_CH2N	IR_OUT	—	ADC_IN5, CMP_INN0
PA06	SPI1_NSS	SPI2_MOSI	I2C1_SMBA	UART1_RX	UART2_RX	G32C2T1_BKIN	—	G16C4T2_CH3N	—	—	ADC_IN6
PA07	SPI1_MOSI	SPI2_MISO	I2C1_SDA	UART1_TX	UART2_TX	G32C2T2_BKIN	E16C6T1_BKIN	G16C4T2_CH1	MCORDY	—	ADC_IN7
PA08	SPI1_MISO	SPI2_NSS	—	UART1_RX	UART2_RX	G16C4T1_ETR	E16C6T1_ETR	G16C4T2_CH2	MCO	—	ADC_IN8
PA09	SPI1_SCK	SPI2_SCK	I2C1_SCL	UART1_CK	—	G16C4T2_ETR	G16C4T2_CH1	G16C4T2_CH3	-	—	ADC_IN9
PA10	SPI1_NSS	SPI2_MOSI	I2C1_SDA	UART1_CTS	UART2_TX	G32C2T2_ETR	G16C4T2_CH3N	G16C4T2_CH4	BKIN_ETR_EXT1	—	ADC_IN10
PA11	SPI1_MOSI	SPI2_MISO	I2C1_SMBA	UART1_RTS	UART2_RX	E16C6T1_CH4	G16C4T2_CH2N	G16C4T2_CH1	MCORDY	—	ADC_IN11
PA12	SPI1_MISO	SPI2_SCK	—	UART1_TX	UART2_RTS	E16C6T1_CH4N	G16C4T2_CH1N	G16C4T2_CH2	MCO	—	—
PA13	—	SPI2_NSS	I2C1_SMBA	UART1_RX	UART2_CTS	G32C2T2_ETR	E16C6T1_ETR	G16C4T2_CH3	TRIM_EXCLK	—	—

◆ 通用 IO PB 復用功能

表 7. 通用 IO PB 復用功能

Pin Name	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7	AF8	AF9	ALT(A)
PB00	SPI1_NSS	SPI2_NSS	—	UART1_RX	UART2_RX	G32C2T2_BKIN	G16C4T1_CH3N	G16C4T2_CH4	BKIN_ETR_EXT2	WKUP0	—
PB01	SPI1_SCK	SPI2_SCK	I2C1_SDA	UART1_TX	UART2_TX	G32C2T1_BKIN	G16C4T1_CH2N	G16C4T1_CH4	BKIN_ETR_EXT1	WKUP1	—
PB02	SPI1_MISO	SPI2_MOSI	I2C1_SCL	UART1_RTS	UART2_RTS	E16C6T1_BKIN	G16C4T1_CH1N	G16C4T2_CH1	BKIN_ETR_EXT1	WKUP2	—
PB03	SPI1_MOSI	SPI2_MISO	I2C1_SMBA	UART1_CK	UART2_CTS	E16C6T1_ETR	G16C4T1_CH3	G16C4T2_CH3	BKIN_ETR_EXT2	WKUP3	—
PB04	SPI1_SCK	—	—	UART1_RX	UART2_RX	G16C4T2_BKIN	G16C4T1_CH2	G16C4T1_CH3N	BKIN_ETR_EXT1	WKUP4	—
PB05	SPI1_NSS	—	I2C1_SDA	UART1_CTS	UART2_TX	G16C4T1_BKIN	G16C4T1_CH1	G16C4T2_CH3N	IR_OUT	WKUP5	—
PB06	SPI1_MOSI	SPI2_SCK	I2C1_SDA	UART1_TX	—	E16C6T1_CH1	E16C6T1_CH4	—	—	WKUP6	—
PB07	SPI1_MISO	SPI2_NSS	I2C1_SCL	UART1_RX	UART2_RTS	E16C6T1_CH1N	E16C6T1_CH4N	G16C4T1_CH1	—	WKUP7	—
PB00	SPI1_NSS	SPI2_NSS	—	UART1_RX	UART2_RX	G32C2T2_BKIN	G16C4T1_CH3N	G16C4T2_CH4	BKIN_ETR_EXT2	WKUP0	—

◆ 通用 IO PC 復用功能

表 8. 通用 IO PC 復用功能

Pin Name	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7	AF8	AF9	ALT(A)
PC00	SWCLK	—	—	UART1_TX	—	E16C6T1_CH1	G32C2T1_CH1	—	—	—	—
PC01	SWDIO	SPI2_NSS	—	UART1_RX	UART2_CTS	E16C6T1_CH1N	G32C2T1_CH2	G32C2T1_CH1N	MCORDY	—	—
PC02	—	SPI2_MOSI	I2C1_SDA	UART1_RTS	UART2_TX	E16C6T1_CH3	E16C6T1_CH4N	G32C2T2_CH1	MCO	—	—
PC03	SPI1_NSS	SPI2_MISO	I2C1_SCL	UART1_CTS	UART2_RX	E16C6T1_CH3N	G32C2T2_CH2	G32C2T2_CH1N	CMP_OUT	—	—
PC04	SPI2_SCK	SPI2_SCK	I2C1_SMBA	UART1_CK	—	E16C6T1_CH2N	G16C4T1_CH3	—	—	—	—
PC05	SPI1_MOSI	SPI2_SCK	I2C1_SDA	UART1_TX	—	E16C6T1_CH1N	G16C4T1_CH4	G16C4T1_CH3N	—	—	—
PC06	SPI1_NSS	SPI2_MOSI	I2C1_SCL	UART1_RX	UART2_TX	E16C6T1_CH3	G32C2T1_CH1	G32C2T2_CH1	—	—	—
PC07	—	SPI2_MISO	I2C1_SMBA	UART1_TX	UART2_RX	E16C6T1_CH2	G32C2T1_CH2	G32C2T1_CH1N	—	—	—
PC08	—	—	I2C1_SMBA	UART1_RTS	—	E16C6T1_BKIN	G16C4T1_CH1	G16C4T1_CH2N	—	—	—
PC14_HOSCI	—	—	I2C1_SCL	—	UART2_RX	G16C4T2_ETR	G32C2T1_CH2	G32C2T1_CH1N	BKIN_ETR_EXT2	—	HOSCI
PC15_HOSCO	—	—	I2C1_SDA	—	UART2_TX	G32C2T1_ETR	G32C2T1_CH1	G16C4T2_CH4	BKIN_ETR_EXT1	—	HOSCO

◆ 通用 IO PD 復用功能

表 9. 通用 IO PD 復用功能

Pin Name	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7	AF8	AF9	ALT(A)
PD00	SPI1_MISO	SPI2_SCK	I2C1_SCL	SPI1_MISO		G16C4T1_CH1	G16C4T2_CH2	G16C4T2_CH1N	BKIN_ETR_EXT1	—	ADC_IN12 CMP_INP2 OPA_VINP1
PD01	SPI1_MOSI	SPI2_NSS	I2C1_SDA	UART1_TX	UART2_CTS	G16C4T1_ETR	G16C4T2_CH1	G16C4T2_CH2N	BKIN_ETR_EXT2	—	ADC_IN13 CMP_INN2 OPA_VINN1
PD02	SPI1_SCK	SPI2_MISO	I2C1_SDA	UART1_CK	UART2_RX	E16C6T1_CH2N	G16C4T1_CH2	G16C4T1_CH1N	—	—	ADC_IN14 CMP_INP3
PD03	SPI1_NSS	SPI2_MOSI	I2C1_SMBA	UART1_CTS	UART2_TX	E16C6T1_CH2	E16C6T1_CH4	G16C4T1_CH1	IR_OUT	—	ADC_IN15 CMP_INN3
PD04	SPI1_MISO	SPI2_NSS	I2C1_SCL	UART1_RX	UART2_RTS	E16C6T1_CH1	G32C2T2_CH2	G32C2T2_CH1N	BKIN_ETR_EXT2	—	
PD05	SPI1_NSS	SPI2_MISO	I2C1_SMBA	UART1_RTS	UART2_RX	E16C6T1_CH1N	E16C6T1_CH4N	—	—	—	
PD06	SPI1_SCK	SPI2_MOSI	I2C1_SDA	UART1_CTS	UART2_TX	E16C6T1_CH1	E16C6T1_CH4	—	—	—	
PD07	SPI1_MISO	—	I2C1_SCL	UART1_RX	—	G32C2T1_ETR	G16C4T1_CH4	G16C4T2_CH1	—	—	
PD08	SPI1_MISO	SPI2_NSS	I2C1_SCL	UART1_RX	UART2_CTS	E16C6T1_CH2N	G32C2T2_CH2	G32C2T2_CH1N	—	—	
PD09	SPI1_MOSI	SPI2_SCK	I2C1_SMBA	UART1_TX	UART2_RTS	E16C6T1_CH2	G32C2T2_CH1	—	TRIM_EXCLK	—	

5 電氣特性

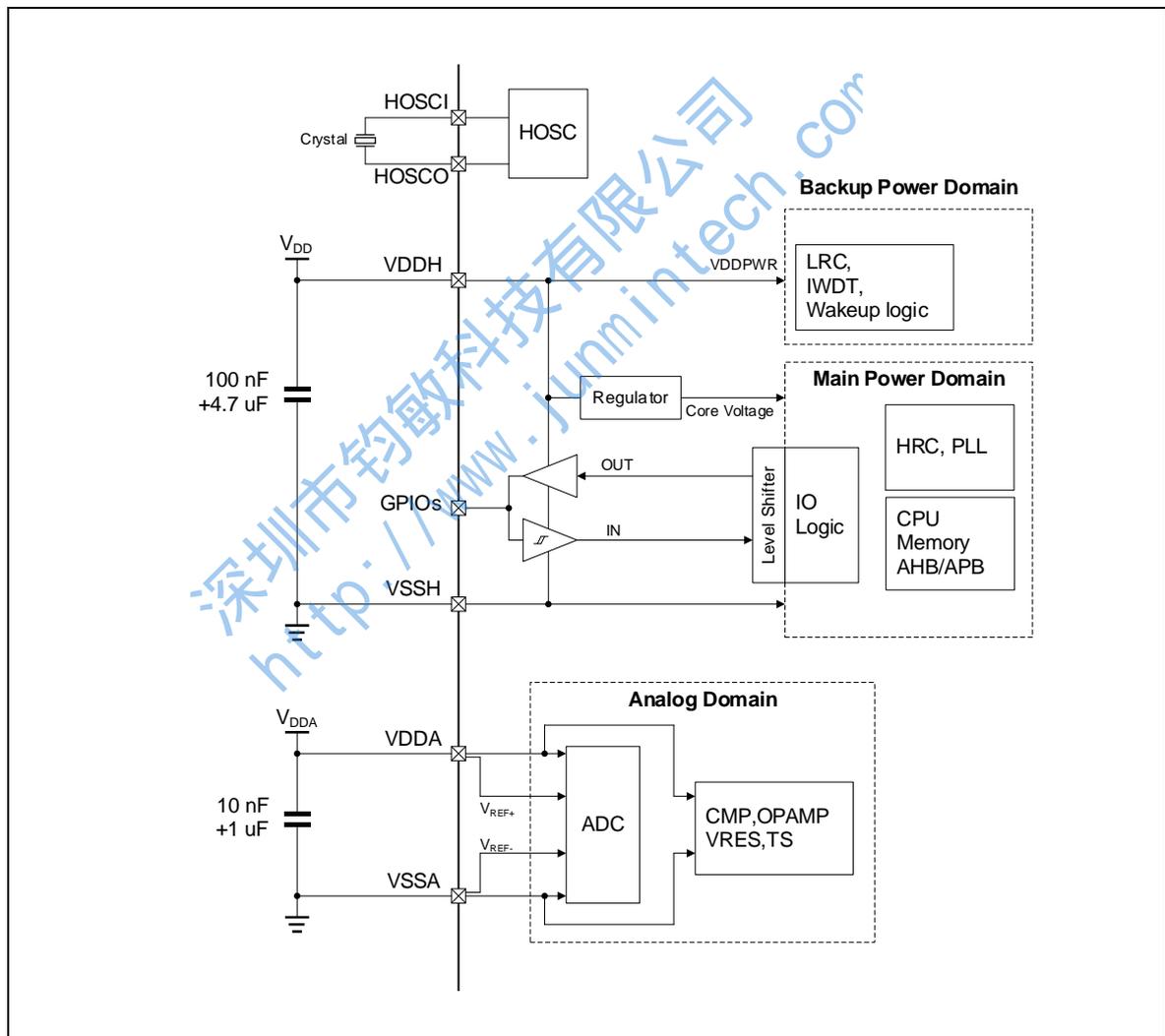
5.1 參數條件

5.1.1 最小值、最大值與典型值

最大值和最小值是在指定溫度範圍內測試所有器件，並在最差的條件下(包含環境溫度、供電電壓和時鐘頻率等)能夠保證的數據。除非特別說明，典型值是基於溫度 $T_A = 25^\circ\text{C}$ ，電源電壓 $V_{DDH}=5\text{V}(1.8\text{V} \leq V_{DDH} \leq 5.5\text{V})$ 條件下所量測的電氣數據。而部分器件未經測試之數據，僅提供設計理論值。

5.1.2 晶片電源

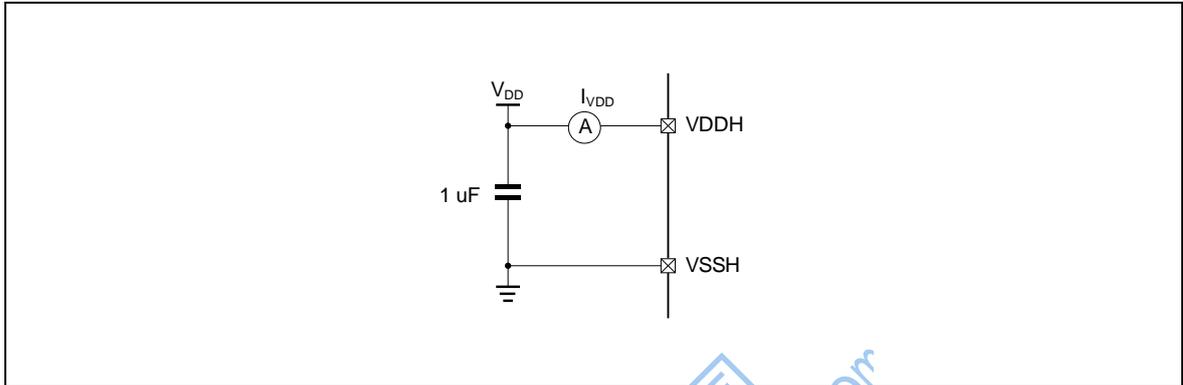
圖 6. 晶片電源



5.1.3 電流測量

在測量晶片電流時，可於 VDDH 引腳以及 VDD 電源之間串接電流計進行測量，接線方式如下圖所示。進行測量前，需關閉外設並確保 GPIO 未設置為輸出模式，同時需移除測量板上所有負載，包括 LED、上拉以及下拉電阻等元件。關閉外設並確保 GPIO 未設置為輸出模式，同時需移除量測板上所有負載，包括 LED、上拉和下拉電阻等元件。

圖 7. 電流測量



深圳市鈞敏科技有限公司
<http://www.junmintech.com>

5.2 晶片極限參數

以下表格為晶片耐受的極限電氣參數值。超出範圍可能會對晶片造成永久性損壞。

5.2.1 極限電壓參數

表 10. 極限電壓參數

標號	參數	最小值	最大值	單位
V_{DD}	外部電源電壓 (包含 V_{DDH})	- 0.3	7.5	V
V_{IN}	外部引腳輸入電壓	- 0.3	$V_{DD}+0.3$	V
$ \Delta V_{DDH} $	各 V_{DD} 電源引腳之間的電壓差值	-	50	mV
$ \Delta V_{SSH} $	各 V_{SS} 接地引腳之間的電壓差值	-	50	mV
V_{ESD}	靜電釋放電壓	請參考 Section 5.3.11.1, “靜電放電(ESD)”		

5.2.2 極限電流參數

表 11. 極限電流參數

標號	參數	最小值	最大值	單位
I_{VDD}	V_{DDH} 電源引腳, 最大輸入電流	-	200	mA
I_{VSS}	V_{SSH} 接地引腳, 最大輸出電流	-	200	mA
I_{IO}	所有 I/O 和控制引腳, 最大流出電流 (source)	-	50	mA
$ \Delta V_{SSH} $	所有 I/O 和控制引腳, 最大流入電流 (sink)	-	50	mA
I_{LATCH}	I/O 門鎖電流	請參考 Section 5.3.11.2, “靜態門鎖 (LatchUp)”		

5.2.3 熱參數

表 12. 熱參數

標號	參數	最小值	最大值	單位
T_{STG}	儲存溫度範圍	-55	125	°C
T_J	最大結溫	-	125	°C

5.3 運行條件

5.3.1 一般運行條件

表 13. 一般運行條件

標號	參數	條件	最小值	最大值	單位
f _{HCLK}	內部 AHB 時鐘頻率	—	—	80	MHz
f _{PCLK1}	內部 APB1 時鐘頻率	—	—	80	MHz
f _{PCLK2}	內部 APB2 時鐘頻率	—	—	80	MHz
V _{DDH}	標準工作電壓	V _{DDH} =V _{DDA}	1.8	5.5	V
V _{DDA}	類比工作電壓	V _{DDH} =V _{DDA} , 關閉 ADC/OPA/溫感	1.8	5.5	V
		V _{DDH} =V _{DDA} , 開啟 ADC/OPA/溫感	2.4	5.5	V
T _A	環境溫度	—	-40	105	°C
T _J	結溫	—	—	125	°C

5.3.2 上電及掉電特性參數

表 14. 上電及掉電特性參數

標號	參數	條件	最小值	最大值	單位
t _{VDDH}	V _{DDH} 上升速率	—	10	∞	μs/V
	V _{DDH} 下降速率	—	70	∞	

5.3.3 復位及電源管理模塊特性參數

表 15. 復位及電源管理模塊特性參數

標號	參數	條件	最小值	典型值	最大值	單位	
V _{POR} /V _{PDR}	上電及掉電復位閾值	下降緣	1.6	1.7	1.8	V	
		上升緣	1.53	1.63	1.73		
V _{PDRHYST}	PDR 電壓遲滯	—	—	70	—	mV	
TR _{STTEMPO}	復位持續時間	—	—	3.5	—	ms	
V _{BOR}	欠壓復位閾值選擇 (BORLS)	BORLS=000	下降緣	1.9	2	2.1	V
			上升緣	2.1	2.2	2.3	
		BORLS=001	下降緣	2.2	2.3	2.4	
			上升緣	2.4	2.5	2.6	
		BORLS=010	下降緣	2.5	2.6	2.7	
			上升緣	2.7	2.8	2.9	
		BORLS=011	下降緣	2.8	2.9	3	
			上升緣	3	3.1	3.2	
		BORLS=100	下降緣	3.1	3.2	3.3	
			上升緣	3.3	3.4	3.5	
		BORLS=101	下降緣	3.4	3.5	3.6	
			上升緣	3.6	3.7	3.8	
		BORLS=110	下降緣	3.7	3.8	3.9	
			上升緣	3.9	4	4.1	

標號	參數	條件		最小值	典型值	最大值	單位
		BORLS=111	下降緣	4	4.1	4.2	
			上升緣	4.2	4.3	4.4	
V _{BORHYST}	BOR 電壓遲滯	—		—	200	—	mV
V _{LVD}	低電壓檢測閾值選擇 (LVDLS)	LVDLS=0000	下降緣	1.8	1.9	2	V
			上升緣	1.9	2	2.1	
		LVDLS=0001	下降緣	2	2.1	2.2	
			上升緣	2.1	2.2	2.3	
		LVDLS=0010	下降緣	2.2	2.3	2.4	
			上升緣	2.3	2.4	2.5	
		LVDLS=0011	下降緣	2.4	2.5	2.6	
			上升緣	2.5	2.6	2.7	
		LVDLS=0100	下降緣	2.6	2.7	2.8	
			上升緣	2.7	2.8	2.9	
		LVDLS=0101	下降緣	2.8	2.9	3	
			上升緣	2.9	3	3.1	
		LVDLS=0110	下降緣	3	3.1	3.2	
			上升緣	3.1	3.2	3.3	
		LVDLS=0111	下降緣	3.2	3.3	3.4	
			上升緣	3.3	3.4	3.5	
		LVDLS=1000	下降緣	3.4	3.5	3.6	
			上升緣	3.5	3.6	3.7	
		LVDLS=1001	下降緣	3.6	3.7	3.8	
			上升緣	3.7	3.8	3.9	
		LVDLS=1010	下降緣	3.8	3.9	4	
			上升緣	3.9	4	4.1	
		LVDLS=1011	下降緣	4	4.1	4.2	
			上升緣	4.1	4.2	4.3	
		LVDLS=1100	下降緣	4.2	4.3	4.4	
			上升緣	4.3	4.4	4.5	
		LVDLS=1101	下降緣	4.4	4.5	4.6	
			上升緣	4.5	4.6	4.7	
		LVDLS=1110	下降緣	4.6	4.7	4.8	
			上升緣	4.7	4.8	4.9	
		LVDLS=1111	下降緣	4.8	4.9	5	
			上升緣	4.9	5	5.1	
V _{LVDHYST}	LVD 電壓遲滯	—		—	100	—	mV

註: T_A=+25°C, 此表格為設計理論值。

5.3.4 電流特性

5.3.4.1 正常模式電流特性參數

晶片消耗電流涉及到電源電壓、環境溫度、埠負載、器件軟件配置、工作頻率和模式等。

正常模式電流消耗，依據以下配置條件量測：

- 所有 IO 都處於輸入狀態(固定上拉)，無負載
- 系統頻率 $f_{HCLK} = 8 \sim 32\text{MHz}$ ，使用 HOSC；當 $f_{HCLK} > 48\text{MHz}$ 時，開啟 PLL，參考時鐘為 HOSC 8MHz
- 運行 Dhystone2 程式
- FLASH 訪問週期，根據系統頻率改變
- 開啟 FLASH 讀取資料緩存功能，FC_CTL.BUFEN=1。
- 當外設使能時，時鐘配置為 $f_{PCLK1} = f_{HCLK}$ ， $f_{PCLK2} = f_{HCLK}$
- 無特別說明情況下，關閉其餘時鐘源(HRC, LRC)

◆ 正常模式電流特性 (程式運行在 FLASH)

表 16. 正常模式電流特性 (程式運行在 FLASH)

標號	參數	條件	最小值	典型值	最大值	單位
I _{VDDH}	正常模式電流	系統頻率 $f_{HCLK} = f_{HOSC}$ ，當大於 48MHz 時，開啟 PLL，參考時鐘為 HOSC 8MHz，所有外設開啟 ($T_A = 25^\circ\text{C}$, $V_{DDH} = 5\text{V}$)	80MHz	3	14.0	mA
			72MHz	2	11.4	
			60MHz	2	9.62	
			48MHz	1	8.20	
			32MHz	1	5.85	
			24MHz	0	4.74	
			16MHz	0	3.34	
			8MHz	0	1.84	
		系統頻率 $f_{HCLK} = f_{HOSC}$ ，當大於 48MHz 時，開啟 PLL，參考時鐘為 HOSC 8MHz，所有外設關閉 ($T_A = 25^\circ\text{C}$, $V_{DDH} = 5\text{V}$)	4MHz	0	1.11	
			80MHz	3	6.95	
			72MHz	2	6.06	
			60MHz	2	5.17	
			48MHz	1	4.65	
			32MHz	1	3.48	
			24MHz	0	2.97	
			16MHz	0	2.14	
8MHz	0	1.23				
4MHz	0	0.76				

◆ 正常模式電流特性 (程式運行在 SRAM)

表 17. 正常模式電流特性 (程式運行在 SRAM)

標號	參數	條件	最小值	典型值	最大值	單位
I _{VDDH}	正常模式電流	系統頻率 f _{HCLK} = f _{HOSC} , 當大於 48MHz 時, 開啟 PLL, 參考時鐘為 HOSC 8MHz, 所有外設開啟 (T _A =25°C, V _{DDH} =5V)	80MHz	3	15.77	mA
			72MHz	2	12.26	
			60MHz	2	10.42	
			48MHz	1	8.38	
			32MHz	1	5.95	
			24MHz	0	4.56	
			16MHz	0	3.23	
			8MHz	0	1.83	
		4MHz	0	1.09		
		系統頻率 f _{HCLK} = f _{HOSC} , 當大於 48MHz 時, 開啟 PLL, 參考時鐘為 HOSC 8MHz, 所有外設關閉 (T _A =25°C, V _{DDH} =5V)	80MHz	3	8.45	
			72MHz	2	6.66	
			60MHz	2	5.64	
			48MHz	1	4.67	
			32MHz	1	3.48	
			24MHz	0	2.69	
			16MHz	0	2.00	
8MHz	0		1.18			
4MHz	0	0.78				

5.3.4.2 低功耗模式電流特性參數

表 18. 低功耗模式電流特性

標號	參數	條件	典型值			最大值	單位
			T _A =25°C			T _A =105°C	
			1.8V	3.3V	5.0V	5.0V	
I _{SLEEP}	SLEEP 模式電流	內部時鐘 HRC, f _{HCLK} = f _{PCLK} = 16MHz, 所有外設開啟	1800	1840	1980	2000	μA
		內部時鐘 HRC, f _{HCLK} = f _{PCLK} = 16MHz, 所有外設關閉	540	580	660	680	μA
I _{STOP0}	STOP0 模式電流 (穩壓器開啟, Flash 進入 STOP 模式)	IWDT(LRC) ON	7.8	8.2	9.0	61.5	μA
		IWDT(LRC) OFF	7.5	8	8.8	60	μA
I _{STOP1}	STOP1 模式電流 (穩壓器低功耗模式, SRAM 數據保持)	IWDT(LRC) ON	3.34	3.75	4.42	47.5	μA
		IWDT(LRC) OFF	2.9	3.1	3.3	45.3	μA
I _{STANDBY}	STANDBY 模式電流 (所有穩壓器關閉)	IWDT(LRC) ON	0.88	1.26	1.88	3.30	μA
		IWDT(LRC) OFF	0.52	0.62	0.78	2.20	μA
I _{SHUTDOWN}	SHUTDOWN 模式電流 (所有穩壓器關閉, BandGap 關閉)	IWDT(LRC) ON	375	666	1170	1730	nA
		IWDT(LRC) OFF	15	30	60	1200	nA

5.3.5 低功耗模式轉換特性參數

◆ 低功耗模式喚醒時間

表 19. 低功耗模式喚醒特性

標號	參數	條件	最小值	典型值	最大值	單位
t _{SLEEP}	SLEEP 模式喚醒時間	f _{HCLK} =16MHz	–	8.5	–	μs
t _{STOP0}	STOP0 模式喚醒時間	f _{HCLK} =16MHz	–	135	–	μs
t _{STOP1}	STOP1 模式喚醒時間	f _{HCLK} =16MHz	–	225	–	μs
t _{STANDBY}	STANDBY 模式喚醒時間	f _{HCLK} =16MHz	–	0.95	–	ms
t _{SHUTDOWN}	SHUTDOWN 模式喚醒時間	f _{HCLK} =16MHz	–	1.05	–	ms

深圳市鈞敏科技有限公司
<http://www.junmintech.com>

5.3.6 外部時鐘源特性參數

◆ 外部輸入高速時鐘

表 20. 外部輸入高速時鐘特性參數

標號	參數	條件	最小值	典型值	最大值	單位
f_{HOSC}	HOSCI 輸入時鐘頻率	—	1	—	32	MHz
$V_{\text{HOSC_HIGH}}$	HOSCI 輸入引腳高電平電壓	—	$0.7 \cdot V_{\text{DDH}}$	—	V_{DDH}	V
$V_{\text{HOSC_LOW}}$	HOSCI 輸入引腳低電平電壓	—	V_{SSH}	—	$0.3 \cdot V_{\text{DDH}}$	V
$t_{\text{WIDTH(HOSC)}}$	HOSCI 高電平或低電平時間	8MHz	—	62.5	—	ns
$C_{\text{in(HOSC)}}$	HOSCI 輸入電容	8MHz	—	5	—	pF
DUTY _{HOSC}	HOSCI 輸入時鐘占空比	—	40	—	60	%
I _{LEAKAGE_HOSC}	HOSCI 輸入漏電流	$V_{\text{SSH}} \leq V_{\text{IN}} \leq V_{\text{DDH}}$	—	—	1	μA

◆ 外部高速振盪時鐘（晶振或陶瓷振盪器）

外部高速振盪時鐘（HOSC）可由 4MHz~32MHz 範圍的晶振或陶瓷振盪器提供。在應用中，振盪器和負載電容必須盡可能靠近芯片引腳放置，以最大限度地減少輸出失真和啟動穩定時間。振盪器特性（頻率、封裝、精度等）詳細信息，請諮詢晶振製造商。

表 21. HOSC 振盪器特性參數

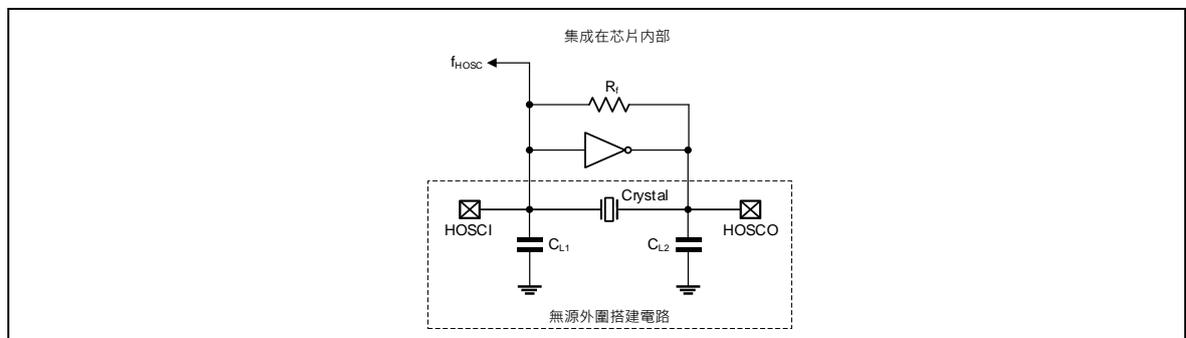
標號	參數	條件	最小值	典型值	最大值	單位
f_{HOSC}	振盪時鐘頻率	—	4	8	32	MHz
R_{F}	內部反饋電阻	—	—	200	—	$\text{K}\Omega$
$C_{\text{L1}}, C_{\text{L2}}^{(1)}$	外部負載電容	$\text{ESR}_{\text{MAX}} < 60\text{ohm}$, 8MHz	5	22	25	pF
OA	振盪裕量	$\text{ESR}_{\text{MAX}} < 60\text{ohm}$, 8MHz	—	3.23	—	$\text{K}\Omega$
SF	安全因子	$\text{ESR}_{\text{MAX}} < 60\text{ohm}$, 8MHz	5	—	—	—
$t_{\text{START(HOSC)}^{(2)}}$	HOSC 啟動時間	$V_{\text{DDH}} = 5\text{V}$, 8MHz, HOSRCNT = 100	—	0.71	—	ms
I _{DD}	HOSC 消耗電流	$V_{\text{DDH}} = 5\text{V}$, 8MHz, $C_{\text{L1}} = C_{\text{L2}} = 22\text{pF}$	—	400	—	μA

(1) C_{L1} 和 C_{L2} 選用，建議使用專為高頻應用而設計，並可滿足晶振或振盪器要求，大小介於 5pF~25pF（典型值）之間的高質量外部陶瓷電容。 C_{L1} 和 C_{L2} 大小通常相同。

(2) t_{START} 是指啟動（通過軟件開啟 HOSC）到穩定 8MHz 振盪時的啟動時間。該值基於標準晶振測量的，可能因晶振製造商不同而有差異。

下圖為外部高速振盪器的典型應用連接：

圖 8. 外部高速振盪器連接圖



5.3.7 內部時鐘源特性參數

◆ 內部高速 16M RC 振盪器

表 22. 內部高速 16M RC 振盪器特性參數

標號	參數	條件	最小值	典型值	最大值	單位
f_{HRC}	頻率	$V_{DDH}=5V, T_A=25^{\circ}C$	15.926	16	16.028	MHz
ACC_{HRC}	HRC 精準度	$T_A=25^{\circ}C$	-0.47	-	0.18	%
		$T_A=10$ to $70^{\circ}C$	-1.12	-	1.55	%
		$T_A=-40$ to $105^{\circ}C$	-2.28	-	2.44	%
$D_{VDDH(HRC)}$	HRC 電壓偏移率	$V_{DDH}=1.8V$ to $5.5V$	-0.05	-	0.06	%
$t_{START(HRC)}$	HRC 啟動時間	—	-	13.7	-	μs
I_{DD}	HRC 電流	—	-	106	-	μA

◆ 低速內部 RC 振盪器

表 23. 內部低速 RC 振盪器特性參數

標號	參數	條件	最小值	典型值	最大值	單位
f_{LRC}	頻率	$V_{DDH}=5V, T_A=25^{\circ}C$	32.539	32.76	33.027	KHz
ACC_{LRC}	LRC 精準度	$T_A=25^{\circ}C$	-0.67	-	0.82	%
		$T_A=-40$ to $105^{\circ}C$	-5.24	-	2.33	%
$t_{START(LRC)}$	LRC 啟動時間	—	-	76.2	-	μs
I_{DD}	LRC 電流	—	-	1.0	-	μA

5.3.8 小數分頻鎖相環 PLL 特性參數

表 24. 小數分頻鎖相環 PLL 特性參數

標號	參數	條件	最小值	典型值	最大值	單位
f_{PLL_IN}	PLL 輸入時鐘頻率	—	-	4	-	MHz
f_{PLL_OUT}	PLL 倍頻輸出時鐘頻率	—	4	-	80	MHz
f_{PLL_VCO}	PLL VCO 輸出頻率	—	192	-	384	MHz
$t_{LOCK}^{(1)}$	PLL 鎖定時間	—	-	37.7	-	μs
$t_{START(PLL)}^{(1)}$	PLL 啟動時間	$f_{PLL_VCO}=192MHz$	-	266	-	μs
		$f_{PLL_VCO}=384MHz$	-	257	-	μs
Jitter	PLL 週期性抖動	RMS, $f_{PLL_VCO}=384MHz$	-	0.82	-	ns
		P-P, $f_{PLL_VCO}=384MHz$	-	4.28	-	
I_{DD}	PLL 消耗電流	$f_{PLL_VCO}=192MHz$	-	409	-	μA
		$f_{PLL_VCO}=384MHz$	-	856	-	

(1) 此數值為設計理論值。

5.3.9 Flash 存儲器特性參數

表 25. Flash 存儲器特性參數

標號	參數	條件	最小值	典型值	最大值	單位
t _{PROG}	32 位編程時間	—	—	25	—	μs
t _{ERASE}	頁擦除時間	頁(page) = 512B	—	2	—	ms
t _{ME}	全擦除時間	RP=level 0, WP/UCRP 關閉	—	8	—	ms
		RP=level 0, WP/UCRP 開啟	2	—	126	ms
I _{DD}	消耗電流	寫入模式	—	1	—	mA
		擦除模式	—	1	—	mA
		Flash STANDBY 模式	—	30	—	μA
		Flash STOP 模式	—	10	—	μA
V _{PROG}	編程電壓	—	—	—	10	V
N _{END}	擦除/編程次數	TA = -40 to +85 °C	100000	—	—	次
t _{RET}	數據保持時間	TA = -40 to +85 °C	10	—	—	年

深圳市鈞敏科技有限公司
<http://www.junminotech.com>

5.3.10 EMC 電磁兼容性

表 26. EMS 電磁敏感性

標號	參數	測試條件	等級
V _{FESD}	施加在任意 IO 引腳並導致功能性故障的極限電壓	V _{DDH} =5V, LQFP48, TA=25°C, f _{HCLK} =16MHz, 每個 V _{DDH} 只外加一個 100nF/0603 電容, 關閉 IWDT 復位功能, 遵循標準 IEC 61000-4-2	2A
V _{EFT}	電源快速瞬變耐受性測試的極限電壓	V _{DDH} =5V, LQFP48, TA=25°C, f _{HCLK} =16MHz, 每個 V _{DDH} 只外加一個 100nF/0603 貼片電容, 關閉 IWDT 復位功能, 遵循標準 IEC 61000-4-4	4A

5.3.11 靜電防護能力測試

5.3.11.1 靜電放電(ESD)

表 27. 靜電放電最大額定值

標號	參數	測試條件	等級	典型值	單位
V _{ESD(HBM)}	靜電放電電壓 (人體模型)	TA =25°C 遵循標準 JEDEC EIA/JESD22-A114-B	Class 3A	4000	V
V _{ESD(CDM)}	靜電放電電壓 (充電裝置模型)	TA =25°C 遵循標準 JEDEC EIA/JESD22-C101-F	Class C3	2000	V

5.3.11.2 靜態門鎖(LatchUp)

表 28. 靜態門鎖最大額定值

標號	參數	測試條件	等級	單位
LU	靜態門鎖等級	TA =25°C 遵循標準 JEDEC STANDARD JESD78E	Class I, Level A	mA

5.3.12 I/O 端口特性參數

◆ I/O 端口 DC 特性

表 29. I/O 端口 DC 特性

標號	參數	條件	最小值	典型值	最大值	單位
V _{IL}	I/O 輸入低電平電壓(CMOS)	TA = -40 to +105 °C	-	-	0.3*V _{DDH}	V
	I/O 輸入低電平電壓(TTL)		-	-	0.8	V
V _{IH}	I/O 輸入高電平電壓(CMOS)	V _{DDH} =5V	0.7*V _{DDH}	-	-	V
	I/O 輸入高電平電壓(TTL)		2	-	-	V
I _{IOLEAK}	I/O 輸入漏電流	V _{SSH} ≤ V _{IN} ≤ V _{DDH}	-	-	±20	nA
R _{PU}	內部上拉電阻。 所有引腳均為 GPIO 模式	V _{IN} = V _{SSH}	-	50	-	kΩ
R _{PD}	內部下拉電阻。 所有引腳均為 GPIO 模式	V _{IN} = V _{DDH}	-	50	-	kΩ
t _{FIR}	I/O 輸入脈衝濾波寬度 (脈衝濾除 FIR=1)	-	-	20	-	ns
V _{OL(DS0)}	I/O 輸出低電平電壓 (驅動模式 DS=0)	I _{IO} =7mA, V _{DDH} ≥4	-	-	0.4	V
V _{OH(DS0)}	I/O 輸出高電平電壓 (驅動模式 DS=0)	I _{IO} =6.7mA, V _{DDH} ≥4	V _{DDH} -0.4	-	-	V
V _{OL(DS1)}	I/O 輸出低電平電壓 (驅動模式 DS=1)	I _{IO} =12.8mA, V _{DDH} ≥4	-	-	0.4	V
V _{OH(DS1)}	I/O 輸出高電平電壓 (驅動模式 DS=1)	I _{IO} =12.2mA, V _{DDH} ≥4	V _{DDH} -0.4	-	-	V
V _{OL(DS1)}	I/O 輸出低電平電壓 (驅動模式 DS=1)	I _{IO} = 37.5 mA, V _{DDH} ≥4	-	-	2.4	V
V _{OH(DS1)}	I/O 輸出高電平電壓 (驅動模式 DS=1)	I _{IO} = 49.8 mA, V _{DDH} ≥4	V _{DDH} -2.4	-	-	V

◆ I/O 端口 AC 特性

表 30. I/O 端口 AC 特性

標號	參數	驅動模式	負載	條件	最小值	最大值	單位
f _{IOOUT_MAX}	最大輸出頻率	DS=0	CL=50pF	1.8V≤VDDH<2.7V	–	12	MHz
				2.7V≤VDDH<5.5V	–	20	MHz
			CL=10pF	1.8V≤VDDH<2.7V	–	24	MHz
				2.7V≤VDDH<5.5V	–	48	MHz
		DS=1	CL=50pF	1.8V≤VDDH<2.7V	–	28	MHz
				2.7V≤VDDH<5.5V	–	40	MHz
			CL=10pF	1.8V≤VDDH<2.7V	–	40	MHz
				2.7V≤VDDH<5.5V	–	84	MHz
t _{IORISE}	輸出低電平至高電平上升時間	DS=0	CL=50pF	1.8V≤VDDH<2.7V	–	24.12	ns
				2.7V≤VDDH<5.5V	–	16.62	ns
			CL=10pF	1.8V≤VDDH<2.7V	–	7.96	ns
				2.7V≤VDDH<5.5V	–	3.54	ns
		DS=1	CL=50pF	1.8V≤VDDH<2.7V	–	13.2	ns
				2.7V≤VDDH<5.5V	–	8.5	ns
			CL=10pF	1.8V≤VDDH<2.7V	–	5.76	ns
				2.7V≤VDDH<5.5V	–	3.34	ns
t _{IOFALL}	輸出高電平至低電平下降時間	DS=0	CL=50pF	1.8V≤VDDH<2.7V	–	31	ns
				2.7V≤VDDH<5.5V	–	19.5	ns
			CL=10pF	1.8V≤VDDH<2.7V	–	13.95	ns
				2.7V≤VDDH<5.5V	–	6.54	ns
		DS=1	CL=50pF	1.8V≤VDDH<2.7V	–	17.72	ns
				2.7V≤VDDH<5.5V	–	11	ns
			CL=10pF	1.8V≤VDDH<2.7V	–	10.54	ns
				2.7V≤VDDH<5.5V	–	5.5	ns
t _{IOULSE}	EXTI 控制器檢測外部信號的脈衝寬度	—	—	f _{HCLK} =48MHz	25	–	ns

5.3.12.1 I/O 輸出電流(驅動模式 DS=0)

圖 9. I_{OL} , V_{OL} , @ $V_{DDH}=1.8V, 3.3V, 5V$, DS=0

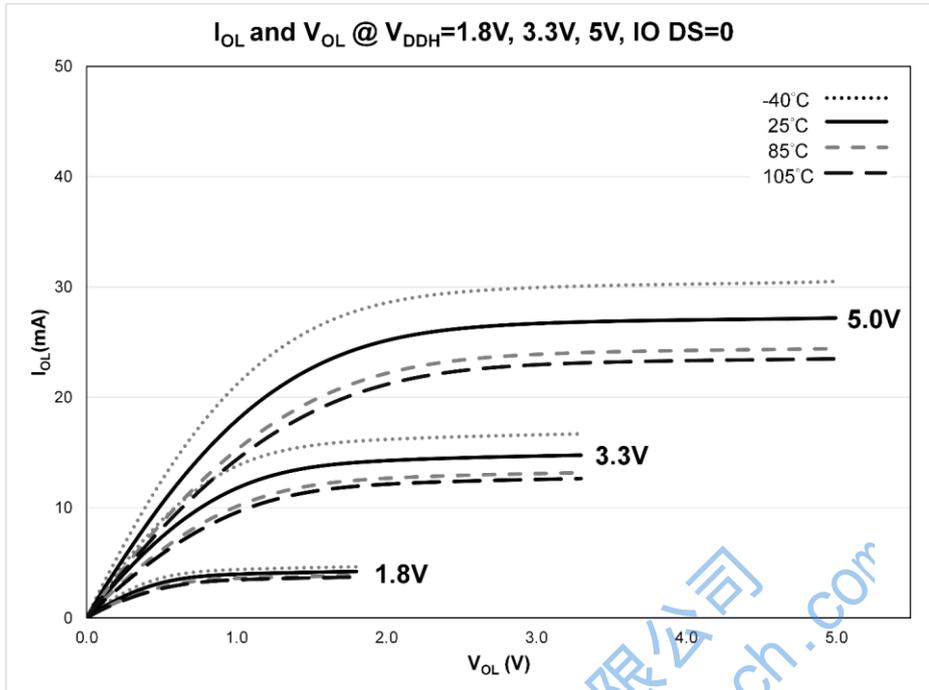
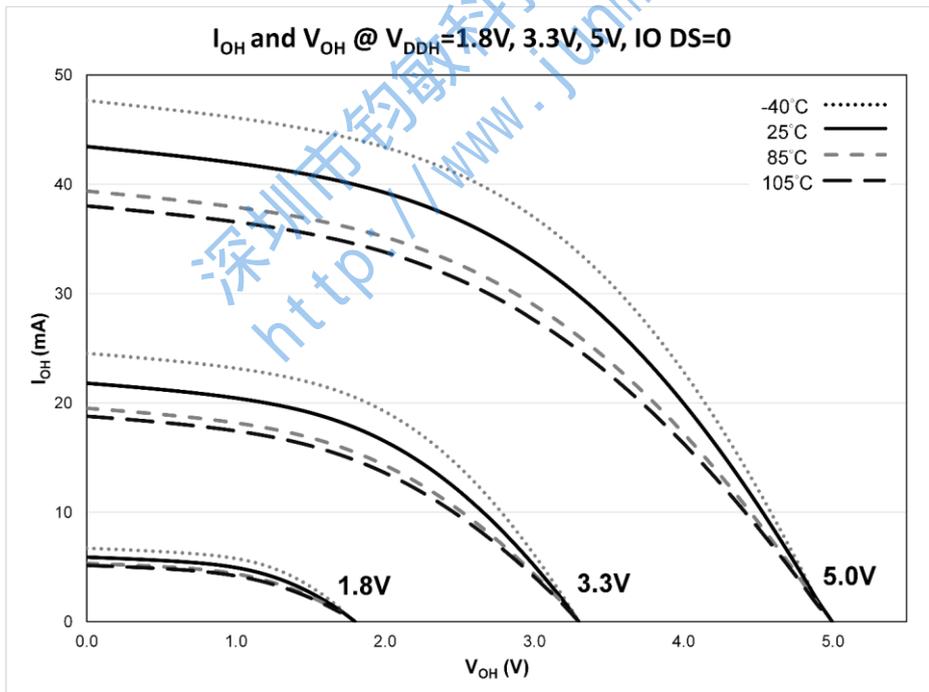


圖 10. I_{OH} , V_{OH} , @ $V_{DDH}=1.8V, 3.3V, 5V$, DS=0



5.3.12.2 I/O 輸出電流(驅動模式 DS=1)

圖 11. I_{OL} , V_{OL} , @ $V_{DDH}=1.8V, 3.3V, 5V$, DS=1

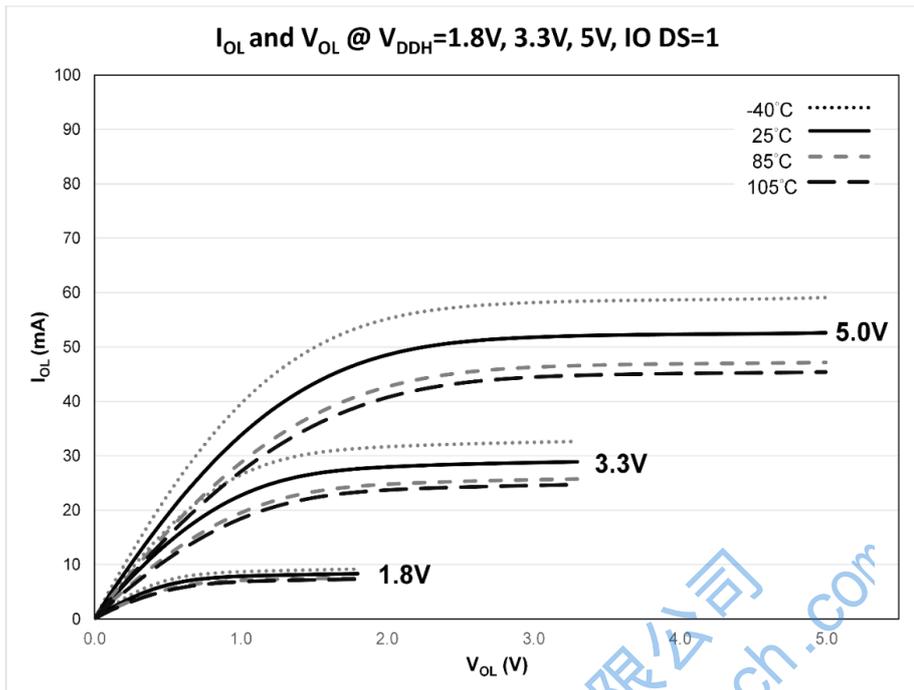
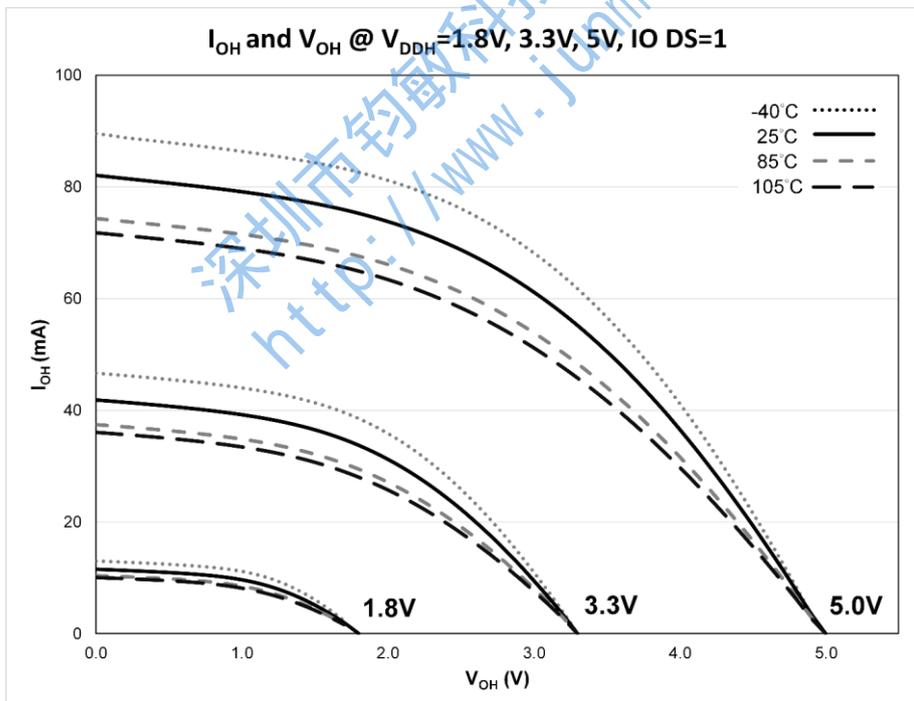


圖 12. I_{OH} , V_{OH} , @ $V_{DDH}=1.8V, 3.3V, 5V$, DS=1



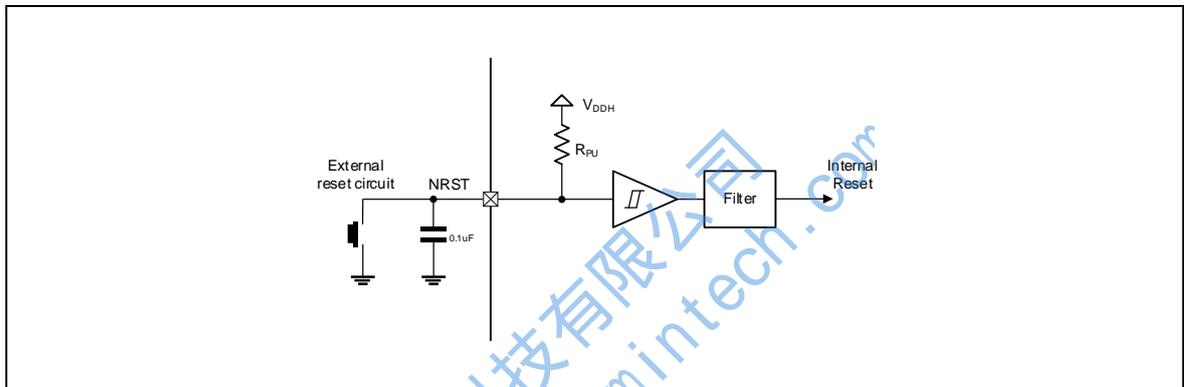
5.3.13 NRST 特性參數

表 31. NRST 特性參數

標號	參數	條件	最小值	典型值	最大值	單位
$V_{IL(NRST)}$	NRST 輸入低電平電壓	—	—	—	$0.3 * V_{DDH}$	V
$V_{IH(NRST)}$	NRST 輸入高電平電壓	—	$0.7 * V_{DDH}$	—	—	V
$V_{HYST(NRST)}$	NRST 密特觸發器遲滯電壓	—	357	—	853	mV
R_{PU}	內部上拉電阻	$V_{IN} = V_{SSH}$	—	40	—	k Ω
$t_{FIR(NRST)}$	NRST 輸入脈衝濾波	—	—	—	100	ns
t_{NRSTPL}	內部產生的復位脈衝持續時間	無外接電容	—	32	—	μ s

以下為 NRST 參考應用電路:

圖 13. NRST 應用電路



5.3.14 定時器特性參數

表 32. 定時器特性參數

標號	參數	條件	最小值	最大值	單位
$t_{res(TIMER)}$	定時器分辨率時間	—	1	—	$t_{TIMERCLK}$
		$f_{TIMERCLK} = 80 \text{ MHz}$	12.5	—	ns
$f_{EXT(TIMER)}$	定時器 CH1 至 CH4 外部輸入時鐘頻率	—	0	$f_{TIMERCLK}/2$	MHz
		$f_{TIMERCLK} = 80 \text{ MHz}$	0	40	MHz
$t_{COUNTER}$	16 位計數器週期 (關閉預分頻)	—	1	2^{16}	$t_{TIMERCLK}$
		$f_{TIMERCLK} = 80 \text{ MHz}$	—	819.2	μ s
	32 位計數器週期 (關閉預分頻)	—	1	2^{32}	$t_{TIMERCLK}$
		$f_{TIMERCLK} = 80 \text{ MHz}$	—	53.68	s

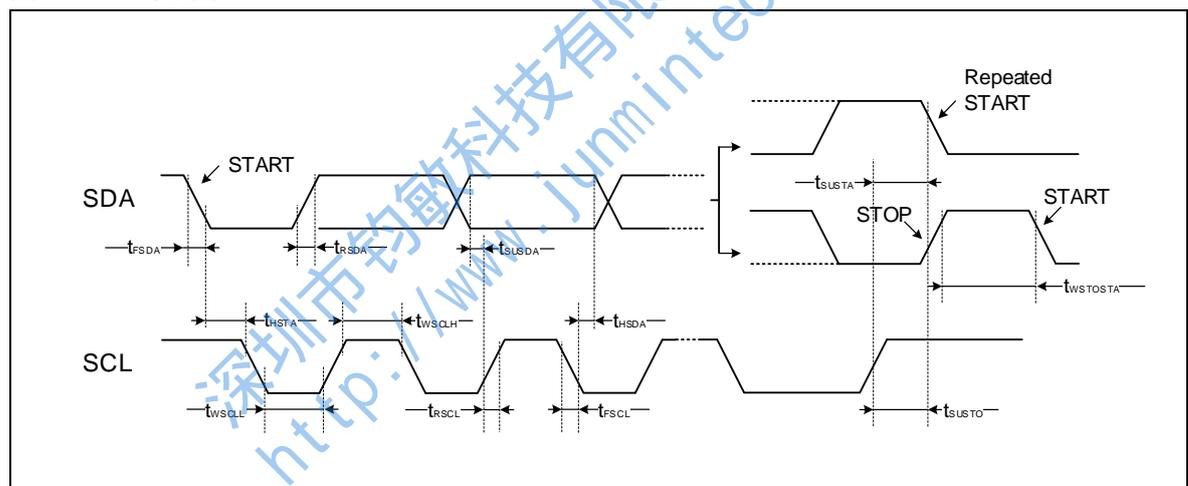
5.3.15 通信特性參數

5.3.15.1 內部集成電路總線 I2C 特性參數

表 33. I2C 特性參數

標號	參數	標準模式		快速模式		單位
		最小值	最大值	最小值	最大值	
t_{WSCLL}	SCL 時鐘低電平時間	4.7	-	1.3	-	μs
t_{WSCLH}	SCL 時鐘高電平時間	4.0	-	0.6	-	μs
t_{SUSDA}	SDA 數據建立時間	250	-	100	-	ns
t_{HSDA}	SDA 數據保持時間	-	3450	-	900	ns
t_{RSDA}, t_{RSCL}	SDA 和 SCL 訊號上升時間	-	1000	-	300	ns
t_{FSDA}, t_{FSCL}	SDA 和 SCL 訊號下降時間	-	300	-	300	ns
t_{HSTA}	START 條件的保持時間	4.0	-	0.6	-	μs
t_{SUSTA}	重複 START 條件的建立時間	4.7	-	0.6	-	μs
t_{SUSTO}	STOP 條件的建立時間	4.0	-	0.6	-	μs
$t_{WSTOSTA}$	STOP 至 START 條件之間的總線空閒時間	4.7	-	1.3	-	μs
C_{BUS}	總線電容負載 (注意: SCL 和 SDA 電容負載應儘量保持一致)	-	400	-	400	pF

圖 14. I2C 時序圖



5.3.15.2 串行外設接口 SPI 特性參數

表 34. SPI 特性參數

標號	參數	條件	最小值	最大值	單位
f _{SCK}	SPI 時鐘頻率	主機模式, f _{PCLK} =80MHz	-	40	MHz
		從機模式, f _{PCLK} =56MHz	-	28	MHz
t _{RSCK} t _{FSCK}	SPI 時鐘上升和下降時間	電容負載 30pF	-	8	ns
DUTY _{SCK}	SPI 輸入時鐘占空比	從機模式	30	70	%
t _{SUNSS}	NSS 建立時間	從機模式	10	-	ns
t _{HNSS}	NSS 保持時間	從機模式	10	-	ns
t _{WSCKH} t _{WSCKL}	SCK 高電平和低電平時間	主機模式, f _{PCLK} =80MHz, 2 分頻	t _{PCLK} -2	t _{PCLK} +2	ns
t _{SUMI}	輸入數據建立時間	主機模式	10	-	ns
t _{SUSI}	輸入數據建立時間	從機模式	5	-	ns
t _{HMI}	輸入數據保持時間	主機模式	5	-	ns
t _{HSI}	輸入數據保持時間	從機模式	5	-	ns
t _{ASO}	輸出數據訪問時間	從機模式	0	3t _{PCLK}	ns
t _{DISSO}	輸出數據禁止時間	從機模式	2	10	ns
t _{VSO}	輸出數據有效時間	從機模式	-	5	ns
t _{VMO}	輸出數據有效時間	主機模式	-	5	ns
t _{HSO}	輸出數據保持時間	從機模式	5	-	ns
t _{HMO}	輸出數據保持時間	主機模式	5	-	ns

圖 15. SPI 時序圖 (Slave 模式) 和 CHPA=0

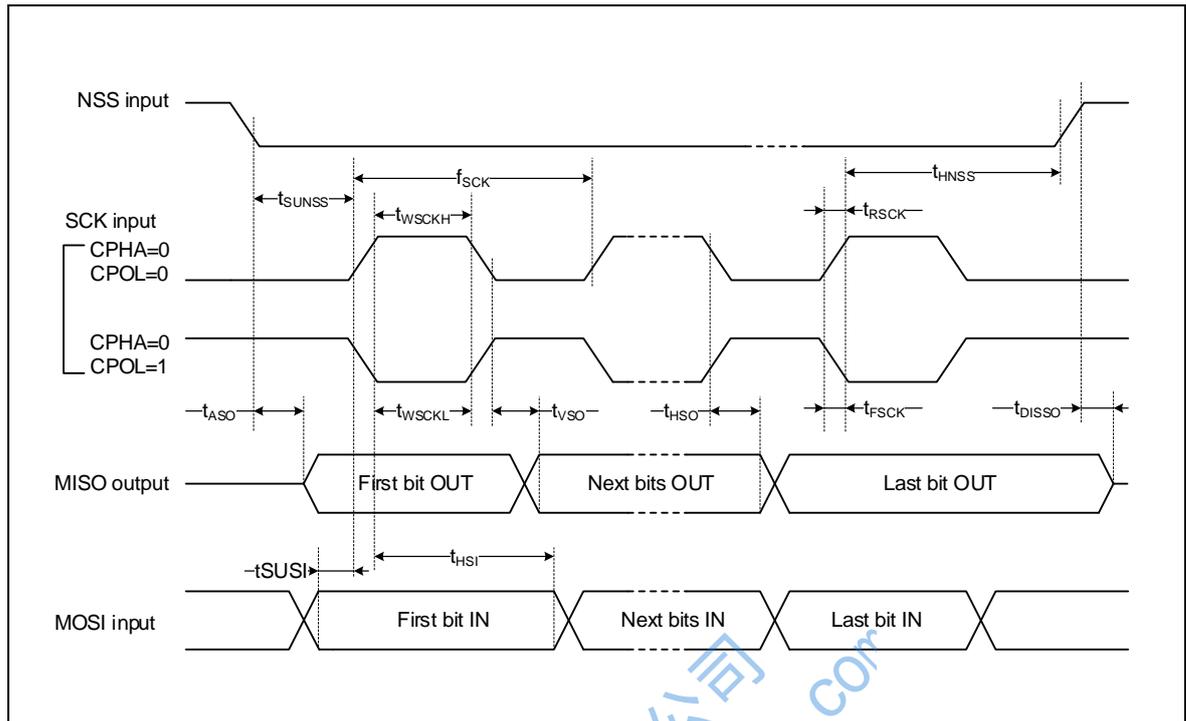
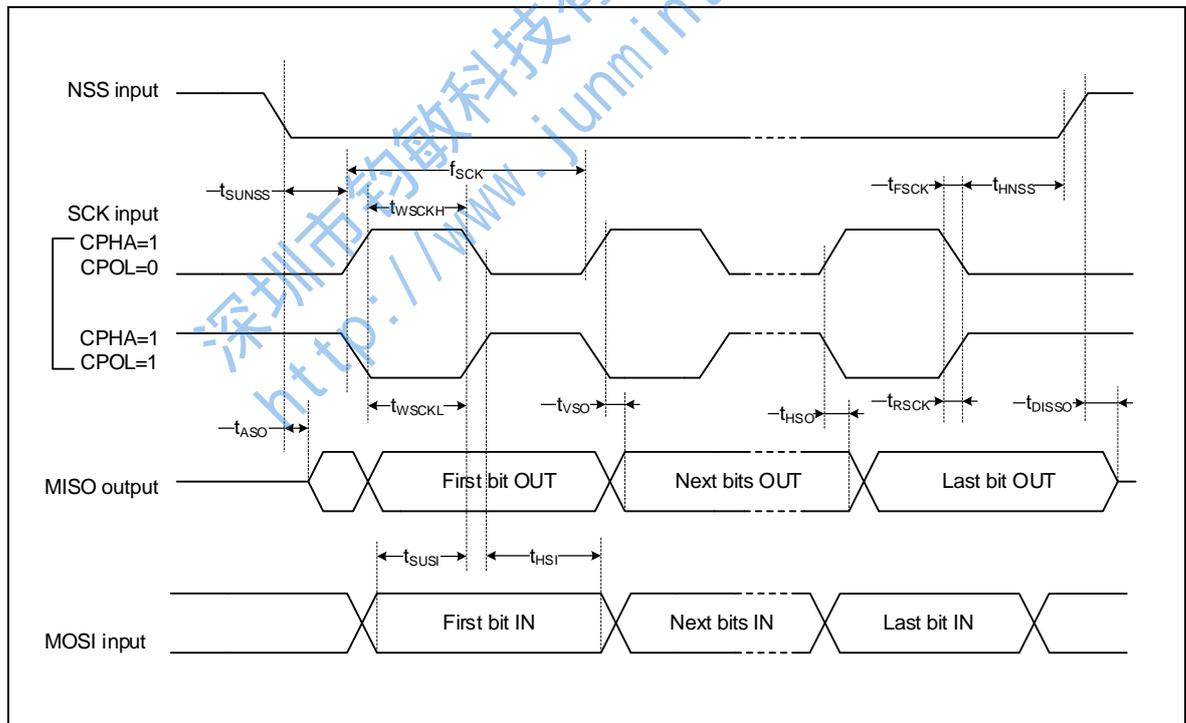


圖 16. SPI 時序圖 (Slave 模式) 和 CHPA=1



5.3.16 模擬數位轉換器 ADC 特性參數

表 35. ADC 特性參數

標號	參數	條件	最小值	典型值	最大值	單位
V _{DDA}	工作電壓範圍	—	2.4	—	5.5	V
V _{REFP}	ADC 參考電壓	V _{DDA} = V _{REFP}	2.4	—	5.5	V
I _{ADC}	ADC 消耗電流	V _{DDA} = 5V	—	3.5	—	mA
f _{ADC}	ADC 時鐘頻率	—	0.6	—	48	MHz
f _s	取樣率	12 位元分辨率	—	—	2.4	MHz
		10 位元分辨率	—	—	2.67	
		8 位元分辨率	—	—	3	
		6 位元分辨率	—	—	3.43	
V _{AIN}	轉換電壓範圍	—	0	—	V _{REFP}	mV
R _{AIN}	外部輸入阻抗	—	—	—	571.96	KΩ
R _{ADC}	取樣切換電阻	—	—	877	3336	Ω
C _{ADC}	內部取樣保持電容	—	—	3.84	—	pF
t _s	取樣時間	f _{ADC} = 48MHz	0.073	—	19.91	μs
		—	3.5	—	955.5	1/f _{ADC}
t _{START}	穩定時間	f _{ADC} = 48MHz	—	2	—	μs
t _{CONV}	總轉換時間 (包含取樣時間)	f _{ADC} = 48MHz, 12 位元分辨率	0.354	—	20.187	μs
		12 位元分辨率 (取樣週期數 T _s + 轉換週期數 13.5)	17	—	969	1/f _{ADC}
ERR _{DNL}	差分線性誤差	f _{ADC} = 48MHz	—	±1.7	—	LSB
ERR _{INL}	積分線性誤差	f _{ADC} = 48MHz	—	±7	—	LSB

◆ 外部輸入阻抗 R_{AIN} 公式

$$R_{AIN} = \frac{T_s}{f_{ADC} \times C_{ADC} \times \ln(2^{N+1})} - R_{ADC}$$

表 36. 最大值 R_{AIN} (f_{ADC}=48MHz, 12 位元分辨率)

週期數 T _S (1/f _{ADC}) @48MHz	取樣時間 t _s (μs)	最大值 R _{AIN} (Ω)
3.5	0.07292	1220
6.5	0.13542	3027
10.5	0.21875	5434
16.5	0.34375	9047
26.5	0.55208	15.068K
34.5	0.71875	19.885K
82.5	1.71875	48.785K
178.5	3.71875	106.585K
306.5	6.38542	183.652K
955.5	19.90625	574.406K

5.3.17 模擬比較器 CMP 特性參數

表 37. CMP 特性參數

標號	參數	條件	最小值	典型值	最大值	單位
V _{DDA}	工作電壓範圍	V _{DDA} =V _{DDH}	1.8	5.0	5.5	V
V _{IN}	輸入電壓範圍	—	0	—	V _{DDA}	V
t _{START}	啟動時間	—	—	—	5	μs
V _{offset} ⁽¹⁾	偏移誤差	—	—	1.5	5	mV
t _D	傳播延遲	—	—	40	100	ns
I _{CMP}	消耗電流	—	—	300	—	μA
V _{HYST}	比較器遲滯	V _{DDA} =5V	—	10	—	mV

(1) 用戶必須開啟 EXTI 輸入去抖動暫存器中的 CMP 位配置為 1，並將 EXTI 輸入去抖動取樣率控制暫存器中的 DBCNT 位配置為 0x7

深圳市鈞敏科技有限公司
<http://www.junmintech.com>

5.3.18 運算放大器 OPAMP 特性參數

表 38. OPAMP 特性參數

標號	參數	條件	最小值	典型值	最大值	單位
V _{DDA}	工作電壓範圍	—	2.4	5	5.5	V
V _{OUT}	輸出電壓範圍	—	0.1	—	V _{DDA} -0.1	V
V _{IN}	輸入電壓範圍	—	0	—	V _{DDA}	V
I _{OPA}	—	—	—	450	—	μA
GBW	增益頻寬乘積	OPAHSM=0, 普通模式	5	12	—	MHz
		OPAHSM=1, 高速模式	10	24	—	MHz
C _{LOAD}	輸出電容最大負載	—	—	—	20	pF
SR	迴轉率 (Slew Rate)	OPAHSM=0, 普通模式	—	8	—	V/μs
		OPAHSM=1, 高速模式	—	16	—	V/μs
I _{OPA_LOAD}	輸出負載電流	—	—	—	500	μA
V _{OS}	偏移誤差	V _{IN} =2.5V	—	1.4	3	mV
ERR _{GAIN}	增益誤差	—	—	2	—	%
t _{START}	啟動時間	—	2	5	—	μs
t _{S_OPA}	讀取 OPA 輸出時 ADC 取樣時間	—	0.2	—	—	μs
R _{NETWORK}	內部電阻值 (單端正向放大)	Gain=2	—	10/10	—	kΩ/kΩ
		Gain=4	—	30/10	—	
		Gain=8	—	70/10	—	
		Gain=16	—	150/10	—	
		Gain=32	—	310/10	—	
		Gain=64	—	630/10	—	
	內部電阻值 (單端反向放大)	Gain=-1	—	10/10	—	
		Gain=-3	—	30/10	—	
		Gain=-7	—	70/10	—	
		Gain=-15	—	150/10	—	
		Gain=-31	—	310/10	—	
		Gain=-63	—	630/10	—	
	內部電阻值 (差分放大)	Gain=1	—	10/10	—	
		Gain=3	—	30/10	—	
		Gain=7	—	70/10	—	
		Gain=15	—	150/10	—	
		Gain=31	—	310/10	—	
		Gain=63	—	630/10	—	

5.3.19 溫度傳感器特性參數

表 39. 溫度傳感器特性參數

標號	參數	條件	最小值	典型值	最大值	單位
V _{DDA}	工作電壓範圍	—	2.4	5	5.5	V
T _L	V _{TSENSE} 與溫度的線性度	—	—	—	±5	°C
Avg_Slope	溫度平均斜率	—	3.344	—	3.808	mV/°C
V _{TSENSE30}	30°C 時輸出電壓值(±5°C)	—	1.04	1.094	1.15	V
t _{START}	啟動時間	—	—	—	50	μs
t _{S_TSENSE}	讀取溫度時 ADC 取樣時間	—	3	—	—	μs
I _{TSENSE}	消耗電流	—	—	60	—	μA

5.3.20 內部電壓源特性參數

表 40. 內部電壓源特性參數

標號	參數	條件	最小值	典型值	最大值	單位
V _{REFINT} ⁽¹⁾	內部參考電壓(BandGap)	T _A = -40 to 105°C, V _{DDH} =5V	1.188	1.223	1.263	V
t _{S_VREFINT}	讀取內部參考電壓時 ADC 取樣時間	—	3	—	—	μs
V _{RESSRC} ⁽²⁾	內部電阻分壓電壓源	—	—	V _{DDA}	—	V
V _{RES1} ⁽³⁾	內部電阻分壓 V _{RES1}	VRESEN=1	—	VRES1SEL/32	—	V _{RESSRC}
t _{S_VRES}	讀取內部電阻分壓時 ADC 取樣時間	—	0.8	—	—	μs

(1) V_{REFINT} 內部參考電壓，直接連接到 ADIN18 通道，提供 ADC 當作內部參考電源，搭配 SYSCFG_ADCVREF 配置字，可推算 V_{DDA} 實際電壓，詳情可參考應用手冊。

(2) V_{RESSRC} 內部電阻分壓電壓源，由模擬電源 V_{DDA} 提供。

(3) V_{RES1} 內部電阻分壓，提供獨立的 31 種分壓電阻，分別提供給 ADC、CMP 與 OPAMP，可個別選擇需要的分壓電源，每區段電壓誤差±0.8%。

6 封裝資訊

6.1 LQFP32-7x7mm 封裝

圖 17. LQFP32 - 7x7 mm 32 引腳封裝圖

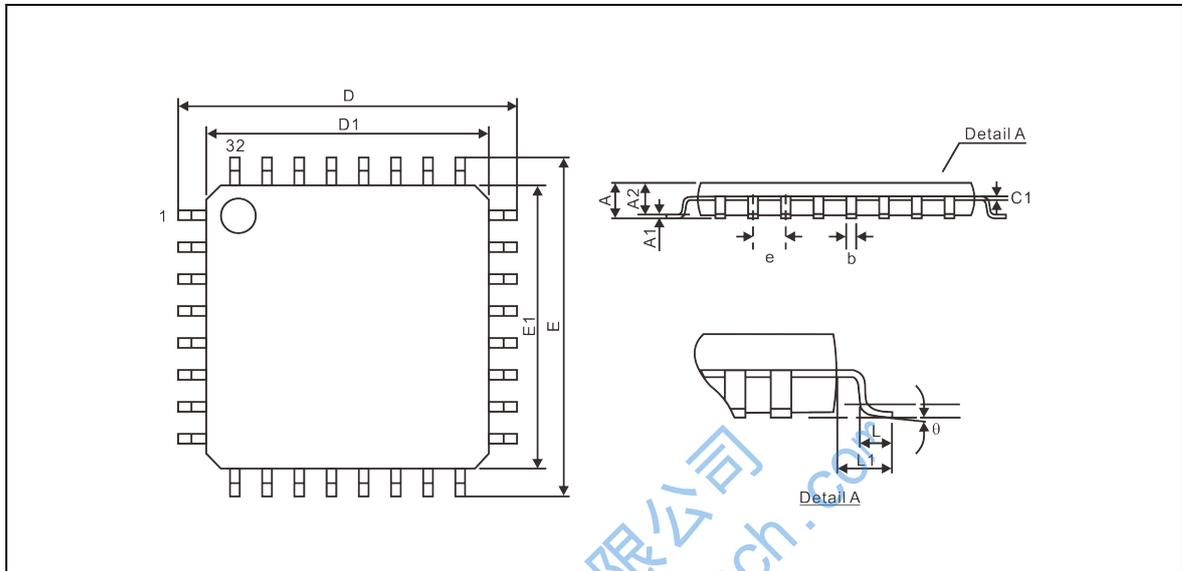


表 41. LQFP32 - 7x7 mm 32 引腳封裝尺寸數據

標號	尺寸 (mm)		
	最小值	典型值	最小值
A	–	–	1.60
A1	0.05	–	0.15
A2	1.35	1.40	1.45
b	0.30	0.37	0.45
c1	0.09	–	0.20
D	9.00 BSC		
D1	7.00 BSC		
E	9.00 BSC		
E1	7.00 BSC		
e	0.80 BSC		
L	0.45	0.60	0.75
L1	1.00 REF		
θ	0°	3.5°	7°

Note: Refer to JEDEC MS-026 BBC

6.2 LQFP48-7x7mm 封裝

圖 18. LQFP48 - 7x7 mm 48 引腳封裝圖

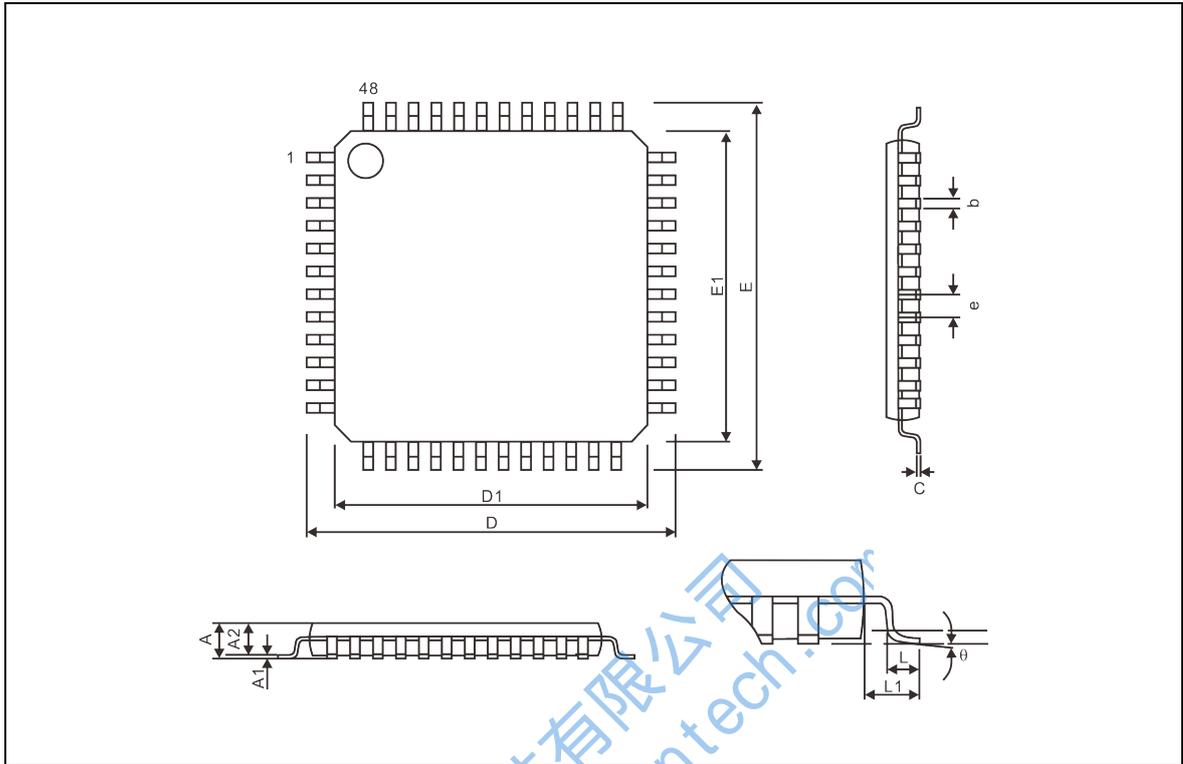


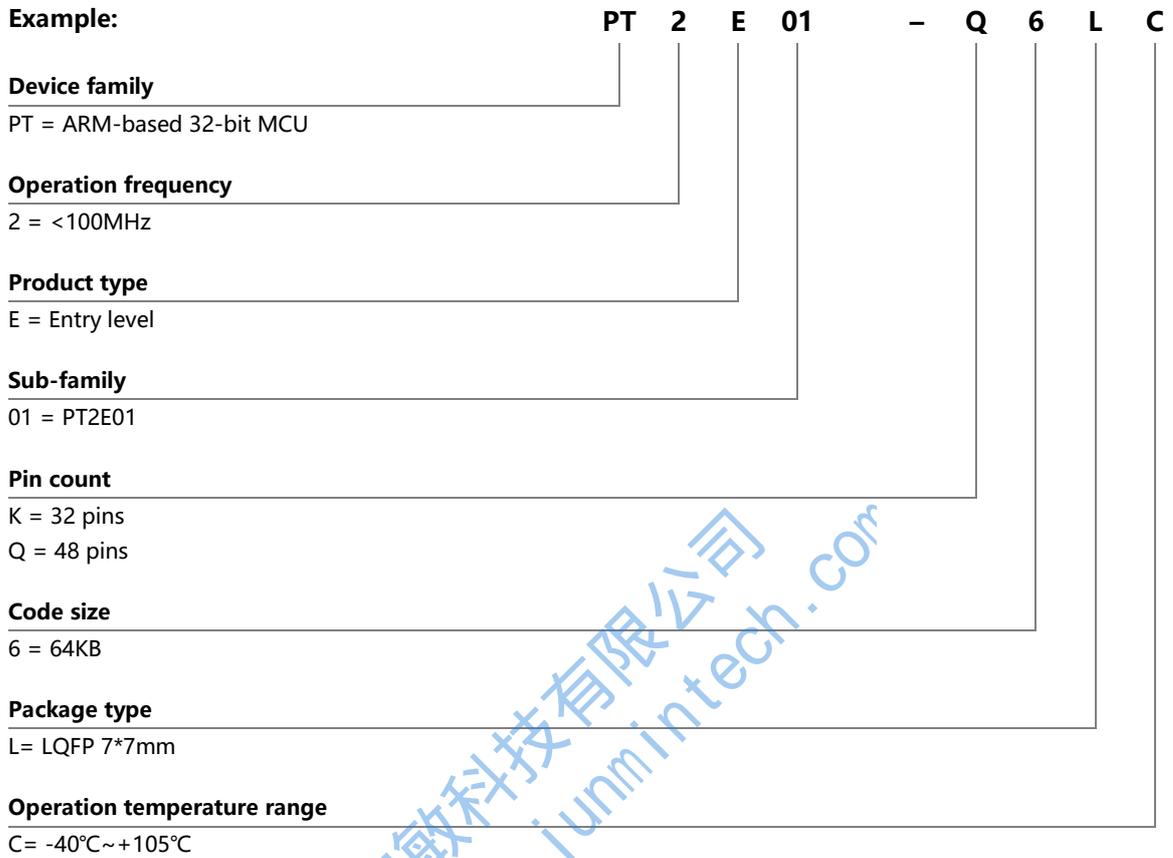
表 42. LQFP48 - 7x7 mm 48 引腳封裝尺寸數據

標號	尺寸 (mm)		
	最小值	典型值	最大值
A		-	1.60
A1	0.05	-	0.15
A2	1.35	1.40	1.45
b	0.17	0.22	0.27
c	0.09	-	0.20
D	9.00 BSC		
D1	7.00 BSC		
E	9.00 BSC		
E1	7.00 BSC		
e	0.50 BSC		
L	0.45	0.60	0.75
L1	1.00 REF		
θ	0°	3.5°	7°

Note: Refer to JEDEC MS-026 BBC

7 晶片編碼資訊

表 43. 晶片編碼資訊



深州市鈞敏科技有限公司
<http://www.junmintech.com>

8 文件版本紀錄

表 44. 文件修訂版本記錄

日期	版本	修訂內容
2025-01-14	Ref 1.00	初版

深圳市鈞敏科技有限公司
<http://www.junmintech.com>